

FPCにおける実装技術動向

電子電装開発センター 関 善 仁*1

Mount Technology on FPC

Y. Seki

電子部品が実装されたフレキシブルプリント配線板（FPC）は、携帯電話、デジタルカメラ、DVDレコーダなどの電子機器にとって不可欠な部品となっている。しかしながらFPCは非常に薄いフィルム状であるため、特有の実装工程が必要となる。

本稿では、最新のはんだによる表面実装技術や半導体部品を直接FPC上に実装するCOF実装技術を詳しく述べると共に、今後の動向について解説する。

FPC (Flexible Printed Circuit) on which electronic components are mounted, has become an essential key module for current electronic devices such as mobile phones, digital cameras, DVD recorders, and so on.

However, FPCs are made by very thin film, so we have to deal with them carefully compared with RPC (Rigid Printed Circuit), and it is necessary to establish a particular assembly process.

In this paper, we describe a latest surface mount technology by solder junction and COF (Chip on FPC) assembling technology that makes possible semiconductor devices be directly mounted on FPCs. Moreover, we mention future trends of the mount technology on FPCs.

1. ま え が き

携帯電話、フラットパネルディスプレイ、デジタルスチルカメラ、DVDレコーダなどのデジタル家電製品が急速に普及しており、さらなる機器の小型化・薄型化・高精細化・高容量化が要求されているのは周知のとおりである。フレキシブルプリント配線板（FPC：Flexible Printed Circuit）においては、単なる配線板ではなく半導体デバイス・微小チップ部品・コネクタなどが実装された機能モジュールとしての用途が増えている。

本稿では、FPC上への部品実装技術について解説するとともに今後の方向性などについて述べる。

2. 表面実装技術

表面実装技術（SMT：Surface Mount Technology）とは、はんだペーストをあらかじめ印刷したプリント配線板にチップ部品を搭載して、最終的にリフロー工程にてはんだを溶融し電氣的に接続するものである。硬質プリント配線板（RPC：Rigid Printed Circuit）と同様に、FPCにおいてもコンデンサや抵抗などの微小チップ実装に広く用いられている技術である。FPCはRPCと比較して、製品厚みが薄いことと補強板の有無により各部の厚みが一様でな

いことが異なる。製品厚みが薄いことから、FPCのうねりを抑えて平坦性を保った状態で固定・搬送することが重要となる。キャリアボードと呼ばれる支持板の上にFPCを耐熱テープによって固定させる工法が一般的に用いられる。また補強板のある場合には、キャリアボードに補強板部分が干渉しないように穴やザグリ加工などを行う。材質としてはAl、Mg、ステンレス、耐熱ガラスエポキシ材などがあり、加工性と耐久性およびリフロー時の熱容量などの特性が考慮された材質が選択される。近年では、微粘着タイプの粘着材を塗布したキャリアボードも使用されている。これはプリント配線板の裏面全体を固定するために、うねりなどによる高さばらつきが低減できる。

またFPCの基材であるポリイミドの色が銅箔パターンと似ていて見分けがつきにくく、実装時のマーク識別が難しいという点もFPC特有の課題である。ポリイミドの種類や認識マークの形状によって個々に画像処理のしきい値調整を行う必要がある。

Pbフリーに対しては、RPCと同様にPbフリーはんだペーストを採用し、それに伴ったりフロープロファイルの変更や窒素リフローの採用などのプロセス変更を行って実現している。また実装部のみを加熱して接合させる部分リフロー工法も実用化されており、耐熱性が異なる部品との混載実装などに有効である。FPC全体を加熱する必要がないため、基板の反りや寸法変化の抑制も可能となる。

*1 回路技術開発部

3. COF実装技術

半導体ベアチップのFPCへの実装は、チップオンフィルム (COF: Chip on Film) 実装と呼ばれ、ワイヤボンディング (W/B) 技術とフリップチップボンディング (F/C) 技術の2つに大別される。

COFと同様に、フィルムへのベアチップ実装方法としてはTAB (Tape Automated Bonding) 技術が広く使用されているが、その構造からCOF実装とは異なる技術として分類される。簡単にTABの実装方法を述べると、まずベアチップ実装部にあたるポリイミドフィルムにデバイスホールという穴をあける。そのフィルムに銅箔を貼り合わせてパターンニングし、穴から張り出したフライングリードという電極を形成する。電極には主に錫めっきが施され、ベアチップの金電極と熱・超音波によってAu-Sn結合が形成される。最後に穴あけ部を樹脂で封止して完成となる。図1にTABとF/C技術を用いたCOFの断面構造を示す。TABの特長は、リール状に20~50mの長さで製作されるため、35, 70mm幅といった規定のサイズ内に収まる形状であれば大量生産に向いていると言われてきた。それに対してCOFは、任意の形状に製作可能で設計の自由度が高い反面、出荷形態は個辺状であるため大量生産に不利とされていた。しかしながら近年ではリール状でもCOF製品が量産されており、用途によってリール状と個辺状の使い分けがなされている。ファインピッチになるに従い、フライングリードを安定して形成することが難しいTABに代わってCOFへの移行が進むものと思われる。

3.1 W/B技術

W/Bは、直径20~30 μm の極細金線で熱と超音波によって半導体電極 (1st) とFPC電極 (2nd) の間を接続する技術で、半導体パッケージの内部に用いられている技術と基本的に同じである。主な工程としては、ダイボンディング→プラズマクリーニング→ワイヤボンディング→樹脂封止がある。FPC上へのW/B技術との相違点は、半導体パッケージでは2ndボンディング側がリードフレームのような硬い金属であるのに対し、FPCでは樹脂フィルム上の銅配線となる。FPCは通常、CCL (Copper Clad Laminate: 銅張積層板) と呼ばれる銅箔とポリイミドフィルムを接着剤で貼り合わせた材料から構成される。したがって、ポリイミドフィルムや接着剤への超音波振動の散逸と基板の熱変形を抑えた実装条件を選定する必要がある。接着剤の耐熱性が低いと実装時の熱で接着剤が軟化して超音波振動の散逸量が増大し、ボンディングに必要な強度を持たせることが困難となる。この問題に対しては、現在2つの方法で解決が図られている。ひとつは耐熱性を向上した特殊接着剤の採用により超音波散逸と変形を抑えてW/Bを可能にしたもの、もうひとつは接着剤を使用しないCCLの採用である。本工程以外の特長として、接着剤付きCCLはACFなど他の材料との密着力が高い、厚さが薄すぎずに取り扱いやすいなどの特長が挙げられる。また接着剤のないCCLでは、薄く折り曲げ性が良いなどの特

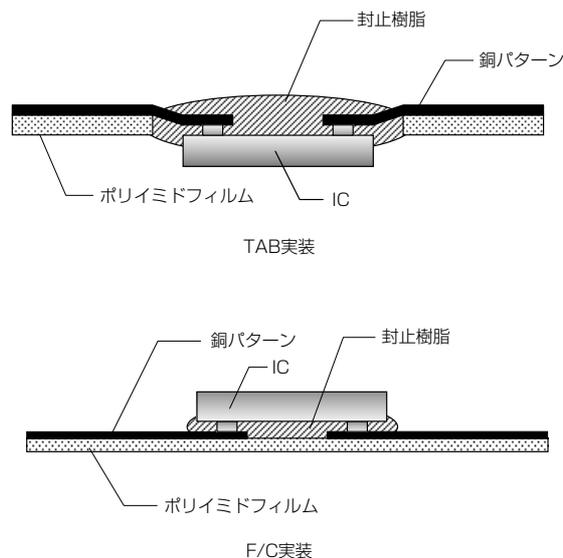


図1 TABとF/C技術を用いたCOFの断面模式図
Cross section scheme of TAB and flip chip bonding
COF technology

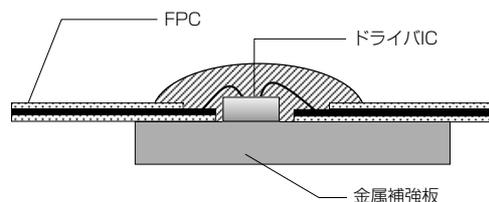


図2 PDPモジュールの構造図
Cross section structure of PDP module

長がある。これらは、アプリケーションの要求特性によって使い分けられている。

樹脂封止工程は、ボンディングされたワイヤならびにベアチップ表面の保護のために行うものであり、COF実装ではデイスベンサを使用して封止するのが一般的である。樹脂に要求される特性としてはワイヤ間に短時間に充填されて内部に気泡を巻きこみにくいこと、さらにポリイミドとの密着性が良好なことが挙げられる。密着性はポリイミド材質や表面状態などによって大きく変わり、それが悪いと水分の進入や熱ストレスによる剥離が生じるため樹脂選定には特に注意が必要である。

高電圧で発熱量が大きいPDP用途などにおいては、図2に示すようなFPCと金属補強板を貼り合わせた構造とし、接続信頼性と放熱性を向上させている。図3にモジュールの外観写真を示す²⁾。

3.2 F/C技術

F/C技術は、 bumps と呼ばれる微小電極をベアチップの端子に形成し、端子面をひっくり返して基板電極と対向させ一括で接続する技術である。W/Bに比べてワイヤ接続部が不要になることからファインピッチ接続が容易で実装密度が高くなること、チップ電極から基板電極までの接続距離が短いこと寄生容量の影響が小さくなることなどの特

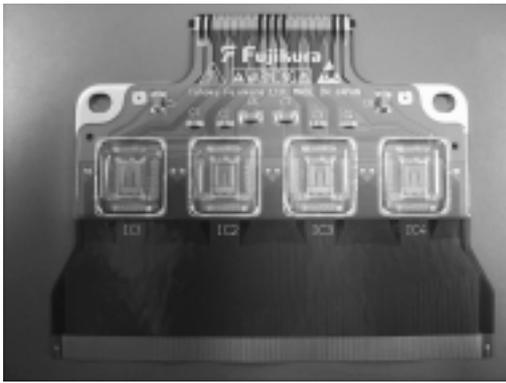
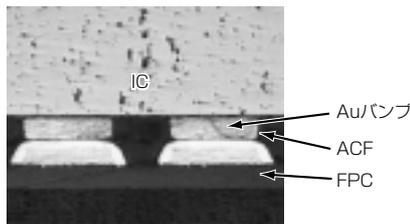


図3 W/B実装PDPモジュール
Wire bonding PDP module



断面写真
Section picture



ACF工法によるF/C実装例
Flip chip bonding module sample

図4 ACF工法によるF/C実装モジュール
Flip chip bonding module with ACF method

長がある。

バンプの種類の違いなどからいくつかの工法が提案・実用化されている。バンプには大きく分けると、はんだバンプ、Auスタッドバンプ、Auめっきバンプの3種類がある。

はんだバンプは蒸着およびめっき法で作製されることが一般的であり、現在では直径が $100\ \mu\text{m}$ 程度でパターンピッチは $150\sim 200\ \mu\text{m}$ である。Auスタッドバンプは、ワイヤボンディングと同じ装置を用いてAuワイヤをベアチップ電極に接続した後、Auワイヤの根元から切断し微小突起を形成して電極に用いるものである。Auの細径線を用いることで、はんだバンプよりも狭ピッチ化が可能であり、ピッチは $80\sim 90\ \mu\text{m}$ が一般的である。それに対してAuめっきバンプは、フォトリソグラフィ法で微細開口したレジスト部に形成されるため、 $40\ \mu\text{m}$ 以下のピッチのものも実現されている。いずれのF/C実装工法においても、バンプの高さばらつきや表面の平坦性が実装性に大きく影響するため、精度向上が重要課題となる。

一方、プリント配線板はベアチップのバンプピッチに合わせたパターンニングが必須となる。特にFPCでは、寸法変化や実装部の反り・うねりを抑えて高精度に実現することが重要である。銅箔をエッチングして作製するサブトラクティブ法では、銅箔厚が薄いほどエッチング液の浸透性が高く、ファインパターン形成に有利である。そこで従来一般的であった $35\ \mu\text{m}$ (10z) から $17.5\ \mu\text{m}$, $12\ \mu\text{m}$, $9\ \mu\text{m}$ と薄くなる傾向にある。50 μm ピッチを下回るようなファインピッチに対しては厚さが $5\ \mu\text{m}$ の銅箔が使用される場合もある。しかし、導体断面積が低下することによる許容電流値の低下や、導体抵抗の増加に伴う電圧降下や温度上昇にも留意して設計する必要がある。ファインピッチで導体厚を厚くしなければならない用途においては、めっきで銅を成長させるセミアディティブ法を用いたFPCが使用される場合もある。

これより、代表的な3つのF/C実装工法について解説する。

3.2.1 ACF工法

ACF (Anisotropic Conductive Film : 異方性導電膜) とは、接着剤フィルムの中に導電性のフィラーを分散させたものであり、液晶ディスプレイなどのガラス基板とFPCとの接続や、RPCとFPCの基板間接続などに多く使用されている。COF実装の場合には、あらかじめFPC実装部にACFを貼りつけておき、その上からベアチップをフェイスダウンで押しつけることでバンプとパターン電極間で電気導通を得る。ACFの樹脂は、ベアチップ実装後のSMT工程を想定して、耐リフロー性を持つエポキシ系の熱硬化性樹脂が多く使用される。導電フィラーの種類は、電極種類によってNi, Agなどの金属粒子やAu/Niめっきされたプラスチックボールが主に使われる。直径は $3\sim 5\ \mu\text{m}$ のものが一般的である。ACF実装における電気導通は、分散するフィラーが圧力でバンプとFPC電極に挟まり物理的に接触することによる。したがって接触抵抗のみを考えるとバンプと電極の接触面積を広くして、多くのフィラーを接触させるべきである。しかし端子幅を広くするために隣接端子間隔を狭くすると、電極間にフィラーが凝集し絶縁性が保てない危険性がある。そこでパターンピッチや接触面積に適したフィラーの大きさや密度を持つACFを選定することが重要となる。またACFはベアチップとFPCの間を充填する封止材の役割も果たすため、バンプとFPC電極の高さを考慮した厚みを持つ必要がある。LCDや有機ELなどの表示デバイス駆動用モジュールに使用された例を図4に示す。ファインピッチ化が進むにつれて、ACFの材料選定は非常に重要な要素となっている。

3.2.2 はんだバンプ工法

本工法は、はんだバンプを形成したベアチップをFPC実装部に仮置きした後、リフローで各バンプを加熱熔融して電氣的接続を得るものである。はんだバンプの基板電極への濡れを良くするために、バンプ先端にはフラックスをつけて実装される場合が多い。電気導通がはんだ接合によるためにACF工法の圧接と比較して接続抵抗が低く、信頼

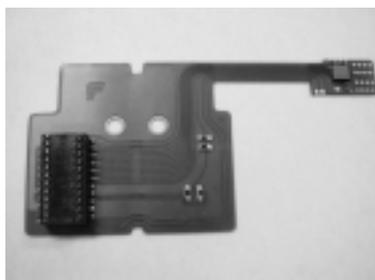
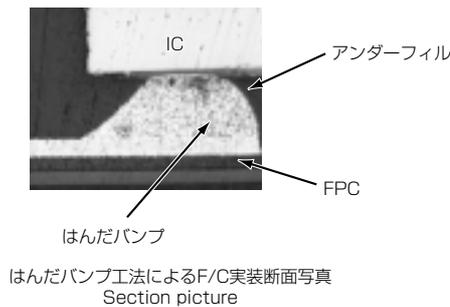


図5 はんだバンプ工法によるF/C実装モジュール
Flip chip bonding module with solder bump method

性が高いとされている。

バンプ接続部の保護はアンダーフィルと呼ばれる封止樹脂をベアチップとFPCの間に充填・硬化させて行われる。特に、FPC基材のポリイミドフィルムは吸水率が高く、熱膨張係数（CTE）もSiの3ppm/°Cと比較して20～30ppm/°Cと大きいために、接続部に温湿度による膨張・収縮の応力が集中する。そこで吸水率が低く、応力を十分に緩和する材料の選定が必要である。またFPCとの密着性、気泡を巻きこみにくい特性も同時に考慮に入れなくてはならない。Pbフリー化については、小径バンプ形成の技術的難易点が解決され、フラックスの改良とともに量産されはじめている。図5にHDDヘッドに使用されるFPCモジュールの製品例を示す。

3.2.3 超音波工法

超音波を利用したF/C実装工法は、ベアチップのバンプ電極とFPC電極を接触させて超音波振動を加えることで、金属結合させて電気導通を得るものである。バンプにAu、FPC電極にもAuめっきを施し、Au-Auの金属結合を生じさせるものがほとんどである。接合部が金属結合であるため接触抵抗が低く、高い接続信頼性が確保できる。はんだバンプ工法と比較すると、接続性能に影響を与えるフラックスが不要となり、さらにはんだを用いないため本質的にPbフリーである。従来は2～3mm角で5ピン程度の限られたチップでしか実用化されていなかったが、超音波振動を伝えるホーンの形状改良や高出力化が行われ、大型

チップに対するF/C実装への応用に期待が高まっている³⁾。

FPC基板においては、W/B実装の項で説明したように超音波の散逸を防いで効率良く伝達できる材料を選定することが重要である。ACFやはんだバンプ工法と比較して、超音波を用いるため実装時の熱と圧力を低減することができる。したがって、熱によるFPC基板の寸法変化や圧力による基板端子の変形が抑制されるため、ファインピッチパターンへの応用に有利と考えられる。バンプ接続部を保護する封止工程は、はんだバンプ工法と同じく実装後にベアチップとFPCの隙間から樹脂を充填するアンダーフィル法（Capillary Flow：後入れ法）が一般的である。一方で、あらかじめ樹脂をFPC実装部に塗布した後に、その上からベアチップを搭載して金属結合させ、同時に熱をかけて樹脂硬化を行う先入れ法（Compression Flow）の開発も進められている。先入れ法では工程簡略化が可能となるが、樹脂のバンプ-FPC電極間への残留防止と、数秒の実装時間内での硬化が達成できる材料開発がキーポイントとなる。超音波振動によってベアチップの内部配線に影響を及ぼさない工夫も必要になるであろう。

4. む す び

既に携帯電話用の液晶ディスプレイモジュールなどでは、SMTとCOFの混載実装が一般的になりつつある。今後はさらなる高密度化に対応するために、寸法変化を抑えた低温・低圧力での実装技術開発が課題となる。半導体デバイスの信号高速化に対応するためには、ポリイミドよりも誘電率が低くインピーダンスを制御しやすい新材FPCへの実装技術開発も必要である。さらには配線板への「実装」ではなく部品を「内蔵」したFPCモジュールの開発も今後の課題となると考えられる。

最終的にはFPCの技術開発だけではなく、ウエハレベルパッケージ（WLP）のような半導体デバイスの入出力端子を再配線したパッケージング技術⁴⁾や、複数の機能部品を集約させたSIP（System in Package）技術などと組み合わせながら総合的に機能モジュールとして進展していくと考えられる。

参 考 文 献

- 1) 畑田 賢造：TAB技術入門，工業調査会，1990
- 2) 関 善仁：PDP（Plasma Display Panel）FPCの要求特性とCOF材料，マテリアルステージ，Vol.2，No.8，2002
- 3) 圓尾ほか：超音波フリップチップ実装FPC，フジクラ技報，No.105，p.29，2003
- 4) 黒坂 昭人：樹脂ポストWLCSP，エレクトロニクス実装技術，Vol.18，No.4，p.22，2002