

# スーパーキャパシタにおける急速充電モデル

開発企画部 見崎 信正<sup>1</sup>

先端技術総合研究所 稲熊 正康<sup>2</sup>・明石 一弥<sup>3</sup>・山本 達也<sup>3</sup>

## Mathematical Models of Flash Charging Method for Supercapacitors

N. Misaki, M. Inaguma, K. Akashi, and T. Yamamoto

蓄電デバイスを搭載した移動体は、様々な業種で利用される状況が近年増えている。移動体は能率の高い状態で常に維持されるのが理想的ではあるが、充電ステーションへの移動時間あるいは充電時間そのものの生産性のない時間 (Idle time) を本質的に内包している。電気二重層キャパシタあるいはリチウムイオンキャパシタのような急速充電が可能で大静電容量のスーパーキャパシタは、この課題解決に最適な蓄電デバイスである。一方でスーパーキャパシタの能力を最大に発揮できる現実的な電源供給システムがなく、急速充電システムの構築が急務であった。本稿ではFlash Charging法に基づいてスーパーキャパシタを急速充電する際に所望の充電率と充電時間を実現する数学モデルを示し、その実証実験の結果を報告する。

Recently, a lot of mobile equipment has installed “Electrical energy storage devices” that are available in various markets. It is preferable that all kinds of mobile equipment should be used in the condition of high efficiency. However, the idle time relating with moving to charging stations and recharging the devices is inevitable. To save time, supercapacitors, such as “Electrical Double Layer Capacitor (EDLC)” or “Lithium-Ion Capacitor (LIC)” with huge capacitance, can be employed because of their excellent rapid charging abilities.

In order to charge them, a power supply that can provide a supercapacitor with enough electricity, is required. Although supercapacitors have such great benefit, it is very difficult to find the power supply whose cost or weight is satisfactory.

With this in mind, a simple rapid charging system while using a supercapacitor is strongly advised. Flash Charging Method is a solution that enable charging supercapacitors rapidly.

This paper presents Mathematical Models which can implement to calculate the charging time when Flash Charging Method is applied to charge supercapacitors, even though both of required “State of Charge (SOC)” and required charging time are settled prior to the system design. Results of experiments to demonstrate the models are also presented.

### 1. ま え が き

電気二重層キャパシタ (以下EDLC) あるいはリチウムイオンキャパシタ (以下LIC) のようなスーパーキャパシタを充電する方法として、図 1 に示すように商用電源に接続された直流電源装置を用いるのが一般的である。この場合は定電流状態を維持しながら時間をかけてスーパーキャパシタの最大充電電圧の近傍まで充電し、その後、定電流制御から定電圧制御に切り替えて予定の終止電圧まで充電する。これはCONSTANT CURRENT-CONSTANT VOLTAGE方式 (以下CC-CV) と呼ばれる充電方法である。

CC-CVの充電時間に対する充電電流および充電電圧の関係を図 2 に示す。

上記充電方式はリチウムイオン電池のような二次電池

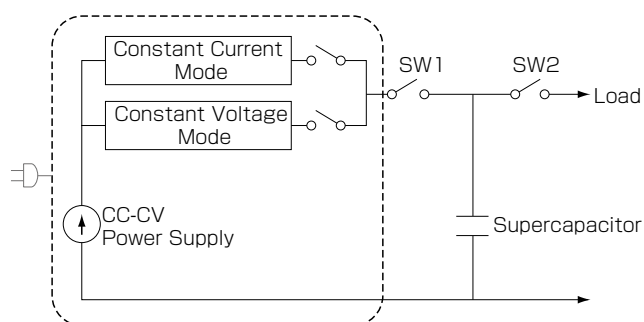


図 1 CC-CV Charging法における基本構成  
Fig. 1. Basic Configuration Diagram of CC-CV Method.

1 顧問

2 エネルギー技術研究部 (博士 (理学))

3 エネルギー技術研究部

略語・専門用語リスト		
略語・専門用語	正式表記	説明
EDLC	Electrical Double Layer Capacitor	電気二重層キャパシタ.
LIC	Lithium-Ion Capacitor	リチウムイオンキャパシタ.
Li	Lithium	リチウム.
CC-CV	CONSTANT CURRENT-CONSTANT VOLTAGE	蓄電装置へ充電する方法の一つ. 直流の定電流制御で充電を始めて充電終止電圧近傍で定電圧制御に変更する方法.
$J_f$	Faradaic Current	ファラデーの電気分解の法則に従い流れる電流.
$J_{nf}$	Non-Faradaic Current	ファラデーの電気分解の法則に従わずに流れる電流.
ブレドープ	Lithium pre-doping	負極活物質にリチウムを吸蔵させること.
SOC	State of Charge	蓄電装置の充電率. 満充電を100%, 空充電を0%で表す.
OCV	Open Circuit Voltage	開回路端子間電圧. 回路に電流が流れない状態の端子間電圧.
CCV	Closed Circuit Voltage	閉回路端子間電圧. 回路に電流が流れている状態の端子間電圧, 発電デバイスの内部抵抗による電圧変動分が含まれる.
As	Ampere Second	SI単位系では電気量 [Coulomb(C)]の定義は $1(C) = 1(A) \times 1(sec)$ になっている. 電気量の単位としてはクーロンよりAsが多用されている. Asの変形としてAh (Ampere Hour), mAh (Milliampere-Hour)も使用される.

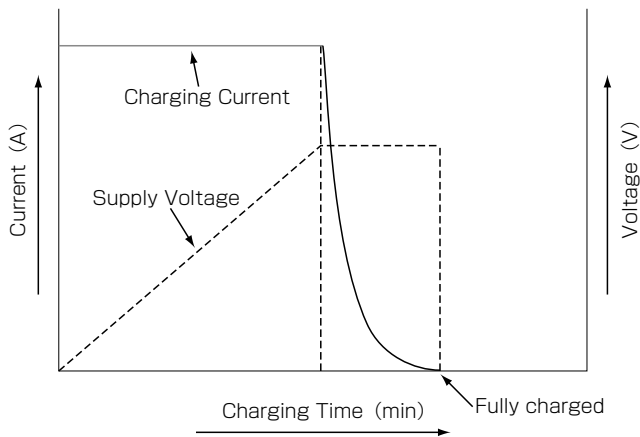


図2 CC-CV充電特性  
Fig. 2. Charging profile of CC-CV.

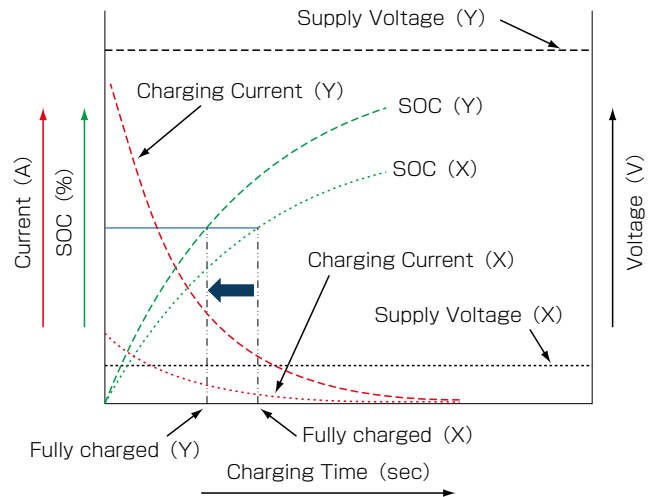


図3 定電圧充電特性  
Fig. 3. Charging profile of Constant Voltage Control from Power Supply.

でも採用されている。二次電池では反応速度が遅いファラデー反応を利用しているため通常では数10分以上の長い充電時間を必要としている。特にリチウムイオン電池ではファラデー電流を超える電流で短時間充電を行うと電解液の分解ガスあるいはリチウム金属の析出による短絡等の不具合が想定されるので電流制御を行うCC-CV方式は適した充電方法である。

一方、EDLCあるいはLICのようなスーパーキャパシタは物理的な電荷の移動を利用しているため高速な充電が原理的に可能である。それを実現するためには図3に示すように充電開始時期から電流制御を行わずに高い電圧の定電圧電源で充電し充電時間をゼロに近づける方法が適している。しかしながら大静電容量で内部抵抗が小さ

いスーパーキャパシタの充電を高い定電圧で開始すると、大きな突入電流が流れて電源装置内のエネルギーロスが大きく充電効率は低下する。さらに突入電流対応で高出力の高価な大型の電源装置を準備しなければならない。それゆえ、スーパーキャパシタの充電方法としてはCC-CV方式により二次電池と同様に時間をかけて充電するのが一般的である。

移動体が直流電源としてスーパーキャパシタを搭載する場合、負荷の定格電圧、定格電流および連続通電時間の仕様からスーパーキャパシタ・セルの静電容量とセルのスタック数を決定してセルを内部接続したキャパシタ・

バンクを設計する。設計されたキャパシタ・バンクに CC-CV 法で充電した場合の充電時間はシミュレーションにより行い、満充電になる充電時間を予想することは可能である。

図 2 に示した CC-CV 方式プロファイルは満充電時に充電回路の閉回路端子間電圧 (CCV: Closed Circuit Voltage) と充電完了後に回路を開いた開回路端子間電圧 (OCV: Open Circuit Voltage) が同一である前提に基づいている。もし充電電流がゼロに近似できない時間で充電を切り上げる場合、CCV には回路を開く直前の充電電流と内部抵抗で生じた過電圧分が含まれている。したがって、開回路になった直後に過電圧が消滅し OCV は CCV より低くなる。図 2 に示す CC-CV 方式で定電流制御から定電圧制御に切り替わった後に充電を早い時間で切り上げた時、充電率は OCV を実測して充電率に変換する必要が生じる。その結果、求める最終充電率に相当する OCV が得られるまで試行錯誤で充電率と充電時間を測定することになる。

近年、充電済の蓄電デバイスから未充電の蓄電デバイスへエネルギーを転送する図 4 に示す Flash Charging 法と呼ばれる充電方法が注目されている<sup>1)</sup>。Flash Charging 法は既存の蓄電されたエネルギーの移動を前提としているため短時間に電気エネルギーを供給する充電に適している。今回スーパーキャパシタの短時間充電を可能とする手段として Flash Charging 法を採用し、図 4 に示すように CC-CV で一旦充電されたキャパシタ (SC1) から被充電キャパシタ (SC2) に巨大な電流を供給することが可能なキャパシタ間で充電するシステムを開発した。

この方式は短時間充電が可能であり特に充電ステーションの数が多くその間の距離が短い場合には効果的である。しかしながら SC2 に任意の電気を充電する充電時間の推定は容易でない。CC-CV 方式の場合定電流値と充電時間の積で充電された電気を推定できるのに対し、この方式では充電電流が時間と共に変化するので充電された SC2 の電気を充電時間で管理できないためである。さらに充電開始後に SC1 の電圧が降下するので SC1 と SC2 の耐電圧仕様が同じ場合には基本的に SC2 は満充電にはならず事前に決めた充電率で強制的に充電を停止するプロセスが必要となる。充電電流がゼロに近似できる時間より早く充電を停止した時に OCV が充電中の CCV より低くなる現象は CC-CV 法で充電する場合と同様に発生する。この電圧降下分を補正して開回路における最終充電率が設計通りになる手段を開発することが課題である。しかしながら充電時の充電電流と SC2 の CCV はいずれも充電時間の関数となり定電流制御でもなく定電圧制御にもならないため過渡現象の解析が必要になる。

今回は図 4 に示す SC1 と SC2 のキャパシタ・セル選定条件を数学モデルで示し、事前に所望の SC2 の充電率 (SOC) と充電時間を決めることを可能とした Flash Charging の設計方法を開発した。実験により数学モデルの妥当性を実証したのでその内容につき述べる。

## 2. スーパーキャパシタ

最初に EDLC の模式図を図 5 に示す。充電率ゼロの EDLC において正負電極間に直流電圧を印加すると電流が流れる。電流はファラデー電流の  $J_f$  と非ファラデー電流の  $J_{nf}$  を含み  $J=J_f+J_{nf}$  と表せる<sup>2)</sup>。印加する電圧が“ある電圧”より低いと  $J_f$  はゼロとなり  $J=J_{nf}$  となる。この場合、 $J_{nf}$  は電圧印加開始時に瞬間的に突入電流が流れ時間と共に指数関数的にゼロに収束する。 $J_{nf}$  だけが流れる電圧範囲では正負電極と電解液の接触面には電気二重層と呼ばれる分子レベルの厚さの層が形成されキャパシタとして利用される。正負電極材料は Activated Carbon (活性炭) を使用することで巨大な比表面積を実現できる。その結果、数 1000 F の静電容量を有するキャパシタ・セルを作成することが可能となる。図 5 は SW1 および SW2 を開いた状態から SW2 を閉じて  $J_{nf}$  だけが流れる印加電圧で充電し、電流がゼロに収束した後に SW2 を開いた状態を示している。

印加電圧が“ある電圧”より高くなると  $J=J_f+J_{nf}$  にな

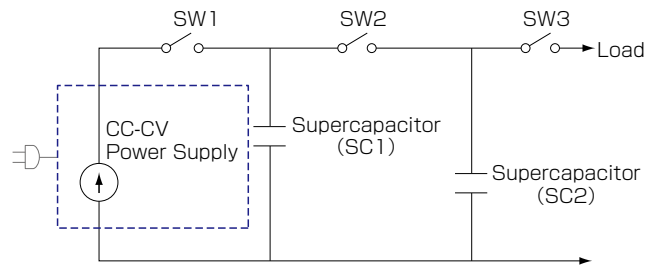


図 4 Flash Charging 法における基本構成  
Fig. 4. Basic Configuration Diagram of Flash Charging Method.

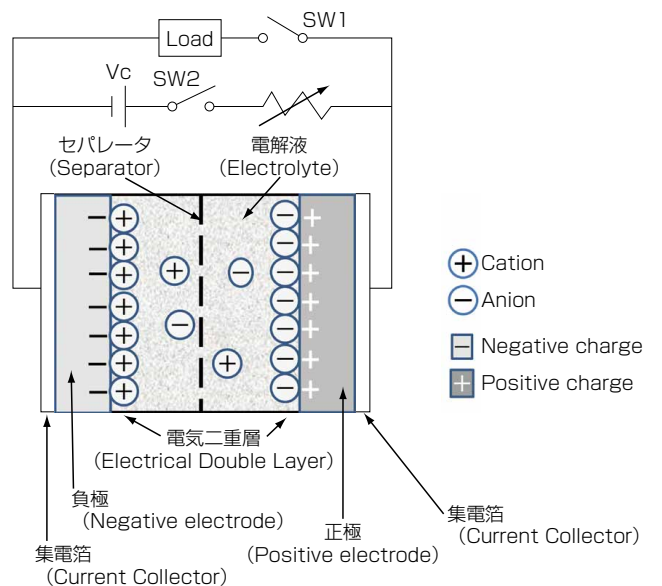


図 5 EDLC 模式図 (充電完了時)  
Fig. 5. EDLC Schematic Diagram (Fully Charged).

る。これは充電時に電極電位が電解液の電気分解電位に達してファラデー電流が流れるためである。その結果、電流はゼロに収束しなくなり、キャパシタの $Q=C \times V$  ( $Q$ :電気量,  $C$ :静電容量,  $V$ :印加電圧)の関係は成立しなくなる。この状態になる“ある電圧”は有機電解液を用いたEDLCでは約3Vであり、この電圧を目安に長期信頼性試験を通過できる電圧をもって耐電圧が決められる。充電時は耐電圧を超えることがないように印加電圧が制御される。この耐電圧をここではキャパシタの最大充電終止電圧と呼ぶ。スーパーキャパシタにとって耐電圧が数ボルトと低いことはデメリットである。

次にLICの模式図を図6に示す。LICにおいては正極の構造はEDLCと同じである。したがって、電気二重層が正極に発生する。LICがEDLCと異なるのは負極の構造である。負極には黒鉛を主とした材料を使用し、セル製作時にプレドープを行いリチウムイオンを黒鉛に吸蔵した状態にする。LICではプレドープによって負極が充電状態にあるため、負極と電解液の接触面で電位差が約3V存在する。この電位差によりLICの耐電圧は4V前後になりEDLCと比べて高くなる。LICを満充電にして図6のSW2を開きSW1を閉じると、正極では電気二重層が有する電気量を放電し、負極では吸蔵されたリチウムイオンが電極から放出されてファラデー反応にともなう電気量を放電する。LICでは可逆的な充放電を担保するため通常CCVを約2V以上に維持する必要があるこの電圧以下にならないようにSW1を制御しなければならない。この時の電圧をここでは最小放電終止電圧と呼ぶ。このように初期状態で既に充電されているLICの場合は、LICの機能を担保するため二次電池と同様に放電終止電圧を管理する必要がある。一方EDLCの場合、放電終止電圧は

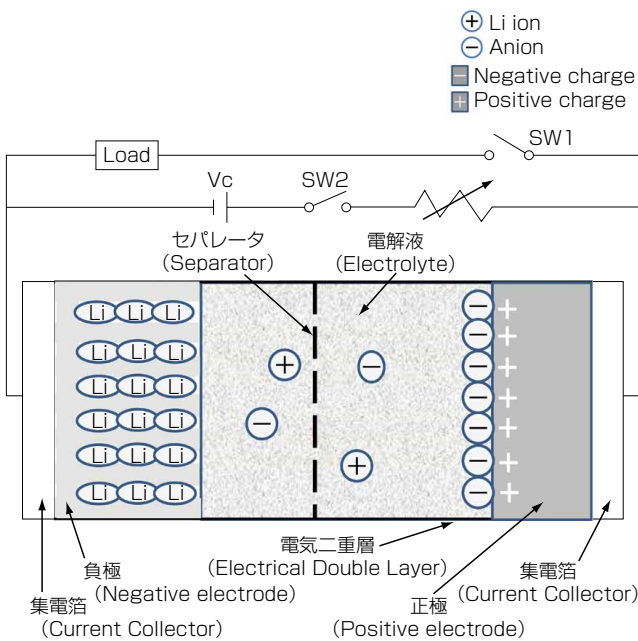


図6 LIC 模式図 (充電完了時)  
Fig. 6. LIC Schematic Diagram.

マイナスにならないければよいのでゼロ以上となり管理の必要がない。EDLCと比べて放電終止電圧の管理が必要であるのはLICのデメリットである。いずれにせよスーパーキャパシタの充放電マネージメントを検討する場合、最大充電終止電圧と最小放電終止電圧の制約を避けては通れない。

### 3. Flash Charging回路の解析と充電時間に関する数学モデル

#### 3.1 スーパーキャパシタの等価回路

Flash Charging法による設計指針を求めるためにスーパーキャパシタ・セルの等価回路が必要である。等価回路はいくつか提案されている<sup>3)</sup>。ここでは設計指針を得ることが目的なので図7に示す簡易的な等価回路を採用する。

#### 3.2 充電回路のモデル

一般的なコンデンサにおける電気量 $Q$ と静電容量 $C$ および電極間電圧 $V$ の関係は前述の通り $Q=C \times V$ となり $Q$ は $V$ に比例する。EDLCにおいても一般的なコンデンサと同じく $Q$ と $V$ の関係は直線になる。LICにおいては電極間電圧が3V付近で正極に吸着されるイオンの極性が反転する。その時点で正極の静電容量が変化するため厳密には直線にならないが $Q=C \times V$ の直線に近似できる。

スーパーキャパシタ・セルの最大充電終止電圧を $E_{max}$ と表し最小放電終止電圧を $E_{min}$ と表せば、スーパーキャパシタ・セルのOCVが $V_x$ の時の充電率SOCx (%)は直線性から次式で表せる。

$$SOCx = \frac{V_x - E_{min}}{E_{max} - E_{min}} \times 100 \dots\dots\dots(1)$$

(1)式からSOCが100%の時の $V_x$ は $E_{max}$ となり、SOCがゼロ%の時の $V_x$ は $E_{min}$ となる。

図4におけるSC1をキャパシタ・セルとしSC2もキャパシタ・セルとして図7の等価回路からSC1の静電容量を $C1$ 、内部抵抗を $R1$ 、同様にSC2の静電容量を $C2$ 、内部抵抗を $R2$ と表す。そして図4のSC1のSOCが100%に充電された状態とSC2のSOCがゼロ%でSW1, SW2およびSW3が開の状態を初期状態とする。以上の定数を使用して充電回路の等価回路を図8に示す。SC1とSC2の $E_{max}$ と $E_{min}$ の定格は充電システムにおける電圧監視機能の簡素化とコストを考慮して同一を前提とする。

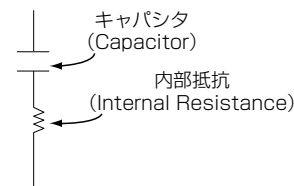


図7 スーパーキャパシタセルの等価回路  
Fig. 7. Equivalent Circuit Diagram of a supercapacitor cell.



### 3. 3 充電電流の時間特性

Flash Charging法においてSC2の充電を完了するにはSC2のCCVを測定して希望するSOCに相当する電圧に達した時に充電を停止するのが一般的な方法である。そして充電中のCCVを理論的に求めるためには充電電流と充電時間の関数が必要となる。最初に図8のSWを閉じて充電を開始した後の充電時間と充電電流の理論式を求める。SWを閉じた状態における電流のベクトルと電圧のベクトルを図9に示す。充電開始後、図9のSWの左右の電圧が等しいので、次式が成立する。なお図9は配線の抵抗を無視できる前提としている。

$$-\frac{1}{C1} \times \int i(t) dt - R1 \times i(t) = \frac{1}{C2} \times \int i(t) dt + R2 \times i(t) \quad \dots\dots\dots (2)$$

(2) のラプラス変換と逆ラプラス変換から*i* (t) を求める。

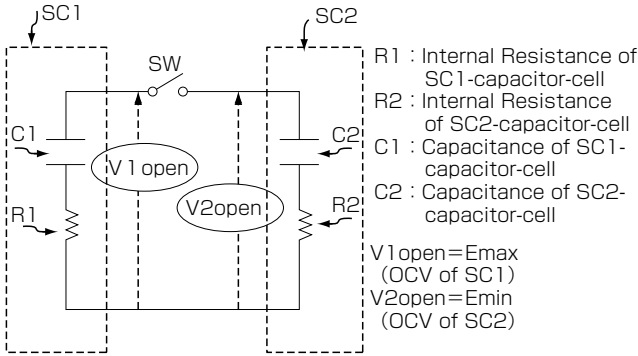


図8 充電等価回路

Fig. 8. Equivalent Circuit Diagram of Flash Charging Method.

(2) 式における不定積分の初期値は充放電を開始する前の図9に示すSWが開の状態の電気量である。ただし、放電側である左辺の電圧ベクトルはCCVの電圧ベクトルとは反対方向になり電気量の初期値は(-C1×Emax)になる。右辺の電圧ベクトルの方向はCCVと同方向になるので電気量の初期値は(C2×Emin)になる。以上の定数を用いて(2)をラプラス変換すると(3)式になる。

$$-\frac{I(s)}{C1 \times S} - \frac{-C1 \times Emax}{C1 \times S} - R1 \times I(s) = \frac{I(s)}{C2 \times S} + \frac{C2 \times Emin}{C2 \times S} + R2 \times I(s)$$

ゆえに

$$I(S) = \frac{Emax - Emin}{R1 + R2} \times \frac{1}{S + \frac{C1 + C2}{C1 \times C2 \times (R1 + R2)}} \quad \dots (3)$$

(3) の逆ラプラス変換から

$$i(t) = \frac{Emax - Emin}{R1 + R2} \times e^{\frac{-(C1+C2) \times t}{C1 \times C2 \times (R1 + R2)}} \quad \dots\dots (4)$$

(4) 式がスーパーキャパシタのFlash Chargingにおける充電電流の理論的な時間特性を示している。

そして(4)式はSC2の端子間電圧の時間特性を求めるための基本の式になる。

### 3. 4 充電回路の具現化

実際のFlash Chargingの回路を設計するにあたり、必須の初期条件は、

- (1) SC1の静電容量C1がSC2の静電容量C2に対し C1 > C2

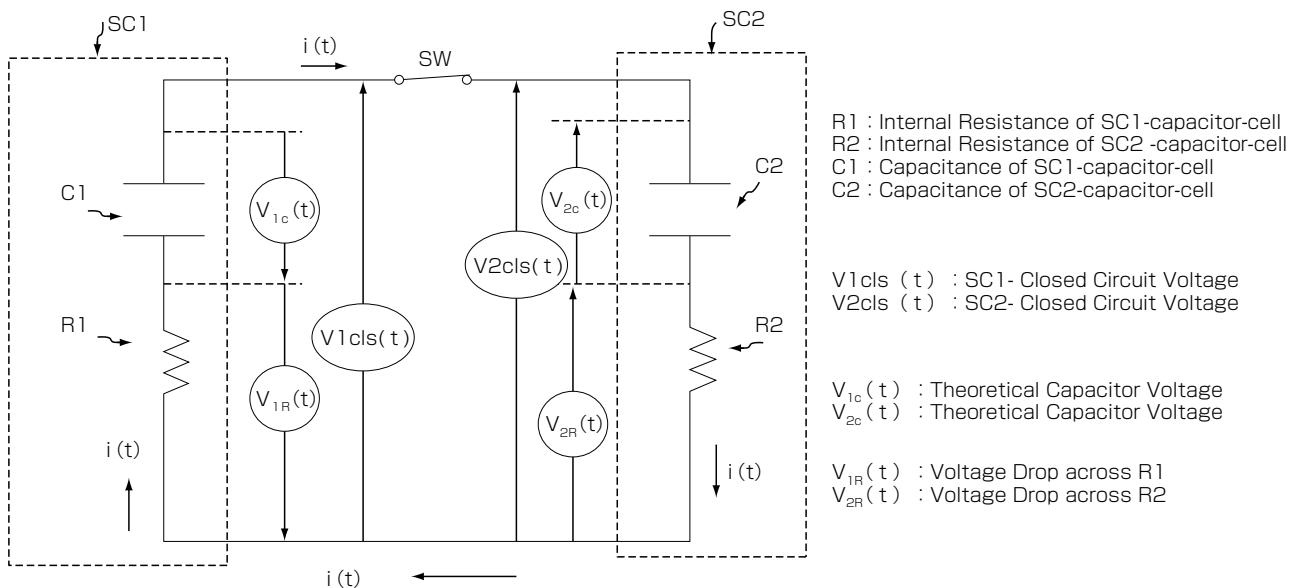


図9 Flash Chargingにおける充電中の電流ベクトルと電圧ベクトル

Fig. 9. Current Vector and Voltage Vector in Charging of Flash Charging Method.

(2) SC1 の SOC<sub>1</sub> が SC2 の SOC<sub>2</sub> に対し SOC<sub>1</sub> > SOC<sub>2</sub> である。

(2) の条件は SC1 の OCV が E<sub>max</sub> で SC2 の OCV が E<sub>min</sub> であるので満足している。

(1) の条件を満足するために SC1 のキャパシタ・セルと SC2 のキャパシタ・セルの定格を同一とし、SC1 の構成はキャパシタ・セルを並列に N 列接続したキャパシタ・バンクとする。その結果、SC1 の静電容量は SC2 に対し N 倍となる。

SC1 のキャパシタ・バンクを一つの等価セルに見なした時の等価回路を図 10 に示す。図 10 における SC1 の等価セルは静電容量が N × C<sub>2</sub> となり内部抵抗は  $\frac{R_2}{N}$  となる。この場合、(4) 式は

$$i(t) = \frac{N \times (E_{max} - E_{min})}{(N + 1) \times R_2} \times e^{-\frac{t}{C_2 \times R_2}} \dots\dots (5)$$

と表せる。

3.5 充電時間の数学モデル

Flash Charging 法においては希望する SC2 の SOC を得るために強制的にある充電時間で図 10 に示す SW を開くことが必要である。充電時間が短く充電電流がゼロに近似できない場合、SC2 の電圧は図 11 に示す通り充電中の閉回路から充電終了後の開回路で端子間電圧は ΔV<sub>2</sub> 降下する。したがって、閉回路の電圧で希望の SOC が得られても回路を開いた時点で実際の SOC は低くなる。求める数学モデルは CCV の電圧と充電時間の関数を求めて、この低下分を補正する手段を示すことである。

開回路で電圧が降下する原因は図 10 の R<sub>2</sub> による R<sub>2</sub> × i(t) の電圧が開回路でゼロになるためである。ΔV<sub>2</sub>

を補正するためには希望する SOC に相当する CCV に到達した時間で SW を開かずに時間を延長して SW を開く必要がある。充電時間を求めるためには (2) 式と一次従属する電圧の関数 V(t) が必要である。ここでは設計指針が目的であるので設計者が所望する SC2 の SOC をパラメータで表しパラメータに相当する V(t) を使用する。図 9 から V<sub>2cls</sub>(t) = V(t) となり、(1) 式は M(t) = (V(t) - E<sub>min</sub>) / (E<sub>max</sub> - E<sub>min</sub>) と表せる。所望する SC2 の SOC を M × 100 (%) と表し (0 < M < 1)、充電時間 T<sub>1</sub> 秒後に SC2 の CCV が M に相当する電圧に到達した時、M(T<sub>1</sub>) = M となり電圧 V(T<sub>1</sub>) は (6) 式になる。

$$V(T_1) = M \times (E_{max} - E_{min}) + E_{min} \dots\dots (6)$$

また図 10 の T<sub>1</sub> 秒後の SC2 の電圧は (2) 式の右辺に E<sub>min</sub> を加えた (7) 式の電圧になる。

$$\begin{aligned} V(T_1) &= E_{min} + \frac{1}{C_2} \times \frac{N \times (E_{max} - E_{min})}{(N + 1) \times R_2} \times \int_0^{T_1} e^{-\frac{t}{C_2 \times R_2}} dt + R_2 \times \frac{N \times (E_{max} - E_{min})}{(N + 1) \times R_2} \times e^{-\frac{T_1}{C_2 \times R_2}} \\ &= E_{min} - \frac{N \times (E_{max} - E_{min})}{N + 1} \times \left( e^{-\frac{T_1}{C_2 \times R_2}} - 1 \right) + \frac{N \times (E_{max} - E_{min})}{N + 1} \times e^{-\frac{T_1}{C_2 \times R_2}} \\ &= E_{min} + \frac{N \times (E_{max} - E_{min})}{N + 1} \dots\dots (7) \end{aligned}$$

開回路における ΔV<sub>2</sub> を補正するためには (6) の V(T<sub>1</sub>) に R<sub>2</sub> × i(T<sub>1</sub>) を加えた値が (7) に等しくなるまで時間を延長すればよい。

$$M \times (E_{max} - E_{min}) + E_{min} + R_2 \times \frac{N \times (E_{max} - E_{min})}{(N + 1) \times R_2} \times e^{-\frac{T_1}{C_2 \times R_2}} = E_{min} + \frac{N \times (E_{max} - E_{min})}{N + 1}$$

$$\text{ゆえに } M + \frac{N}{N + 1} \times e^{-\frac{T_1}{C_2 \times R_2}} = \frac{N}{N + 1} \dots\dots (8)$$

(8) の自然対数から

$$T_1 = -C_2 \times R_2 \times \log_e \left( 1 - \frac{N + 1}{N} \times M \right) \dots (9)$$

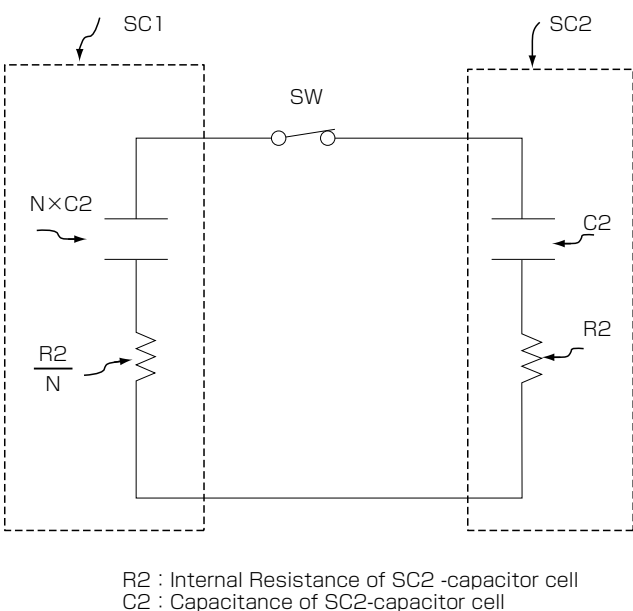


図10 SC1 N並列等価回路

Fig. 10. Equivalent Circuit Diagram in case of SC1 with in parallel of N cells.

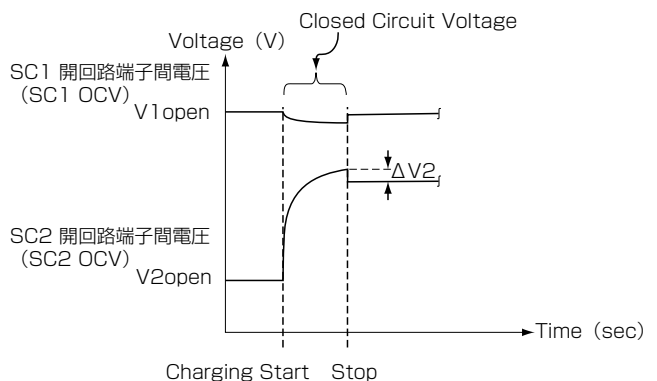


図11 充電プロファイル vs 端子間電圧

Fig. 11. Terminal Voltage in Charging Profile.

(9) の対数の真数が正なので

$$N > \frac{M}{1-M} \dots\dots\dots(10)$$

(9) 式はSC2 のキャパシタ・セルの静電容量と内部抵抗の積である時定数へ変数が集約できることを示している。そしてSC2 のキャパシタ・セルのN倍個のキャパシタ・セルを並列接続したSC1 をSOC= 100%まで充電した後に初期SOCがゼロ%のSC2 をFlash Charging法で充電する時、次の設計プロセスで最短充電時間T<sub>1</sub> が求められることを示している。

(1) 事前に希望するSC2 の充電率M×100 (%) を決定する。

(2) Mを実現するSC1 の並列数N倍の条件 $N > \frac{M}{1-M}$

を満足するNを決定する。

(3) SC2 のキャパシタ・セルの静電容量C2 と内部抵抗R2 で得られる時定数C2×R2 を求める。

(4) SC2 の開回路電圧で求められる希望の充電率Mを達成できる最短時間T<sub>1</sub> 秒を算出する。

### 3. 6 最長許容充電時間の設定

事前に希望するSOCに相当するMでT<sub>x</sub>秒以内に充電を完了させる判断基準を(9)式から事前に得ることが可能である。このT<sub>x</sub>秒をここでは最長許容充電時間と呼ぶ。(10)式を満足する(9)式から最長許容時間は次の不等式を満足する。

$$T_x \leq -C_2 \times R_2 \times \log_e \left( 1 - \frac{N+1}{N} \times M \right)$$

ゆえに $C_2 \times R_2 \leq -T_x / \log_e \left( 1 - \frac{N+1}{N} \times M \right) \dots(11)$

T<sub>x</sub>秒以内で充電を完了させるためにはSC2 のキャパシタ・セルの時定数C2×R2 が(11)式の右辺より小さければ可能である。(11)式を満足しない場合はNを増やすかMを下げるかあるいはT<sub>x</sub>を長くするか設計条件を容易に変更できることを示している。

以上はSC2 がキャパシタ・セルの場合を前提としている。SC1 とSC2 がキャパシタ・バンクで構成された場合には図12に示す通りSC2 の等価セルはC<sub>z</sub>=P/L×C<sub>2</sub>、R<sub>z</sub>=L/P×R<sub>2</sub>となる。

時定数C<sub>z</sub>×R<sub>z</sub>はC<sub>z</sub>×R<sub>z</sub>=P/L×C<sub>2</sub>×L/P×R<sub>2</sub>=C<sub>2</sub>×R<sub>2</sub>となつてキャパシタ・セルの時定数C<sub>2</sub>×R<sub>2</sub>に等しくなる。したがって、等価セルの時定数C<sub>z</sub>×R<sub>z</sub>を求める必要がなく設計が容易になる。CyおよびCzの最大充電終止電圧はL×E<sub>max</sub>となり最小放電終止電圧はL×E<sub>min</sub>になる。

## 4. 実験結果および考察

Flash Chargingにより実際にスーパーキャパシタを充電して最小充電時間と希望する最長許容充電時間を実証する実験を行った。その結果と考察から開発した数学モデルが実用レベルにあることを以下に示す。

### 4. 1 セル定格 80 Farads

SC1 およびSC2 にLICを使用する。

SC2 に定格 80 Fのセルを単体で構成してSC1 に同じ定格のセルをN=10 で並列接続した構成で充電を行う。

希望するSC2 のSOCを90%とし希望するT<sub>x</sub>を10秒とする。この要件における設計の実証確認が目的である。

実験条件を表1に示す。またSC1 に使用した10個のセルの静電容量と内部抵抗のデータを表2に示す。

Mが0.9の時にNの条件は(10)式から $N > \frac{0.9}{1-0.9} = 9$

となりN=10は条件を満たしている。希望する最長許容充電時間T<sub>x</sub>は(11)式の右辺が2.17になり実験で使用

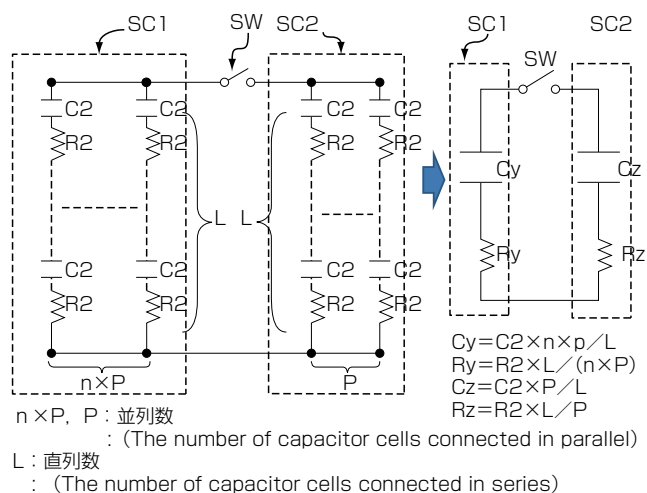


図12 キャパシタ・バンクの等価セル  
Fig. 12. Single Equivalent-cell from Capacitor Banks.

表1 実験条件  
Table 1. Experimental Condition.

項目 (Item)	定格/計算値 (Rate/Calculation)	実験試料 (Specimens)
A SC2 静電容量 (Capacitance of SC 2) (F)	80	81.4
B SC2 内部抵抗 (Internal Resistance of SC2) (mΩ)	12	11.7
C 時定数 (Time Constant) (A×B) (Ω F or Sec)	0.96	0.95
D 最大充電終止電圧 (Maximum Termination Voltage of Charging) (V)	3.8	同左
E 最小放電終止電圧 (Minimum Termination Voltage of Discharging) (V)	2.2	同左
F SC2 の構成 (Configuration of SC2)	Capacitor-cell	同左
G SC1 の構成 (Configuration of SC1)	10 Capacitor-cells in parallel	同左
H (11) 式の最大時定 (Maximum Time Constant of equation (11))	2.17	-
I (9) 式の最小充電時間 T <sub>1</sub> (Minimum Charging Time (T <sub>1</sub> ) of equation (9)) (sec)	4.4	4.4
J 雰囲気温度 (Ambient temperature)	室温 (Room Temperature)	同左

表2 SC1セルのデータ  
Table 2. Cells Data of SC1.

SC1 の並列セル番号 (Capacitor Cell NO.)	1	2	3	4	5	6	7	8	9	10	平均 (Average)
Capacitance (F)	81.8	81.2	81.3	81.2	81.5	81.7	81.5	81.7	81.7	81.3	81.5
Internal Resistance (mΩ)	11.8	11.6	11.6	11.4	11.1	11.9	11.9	12.1	11.8	11.8	11.7

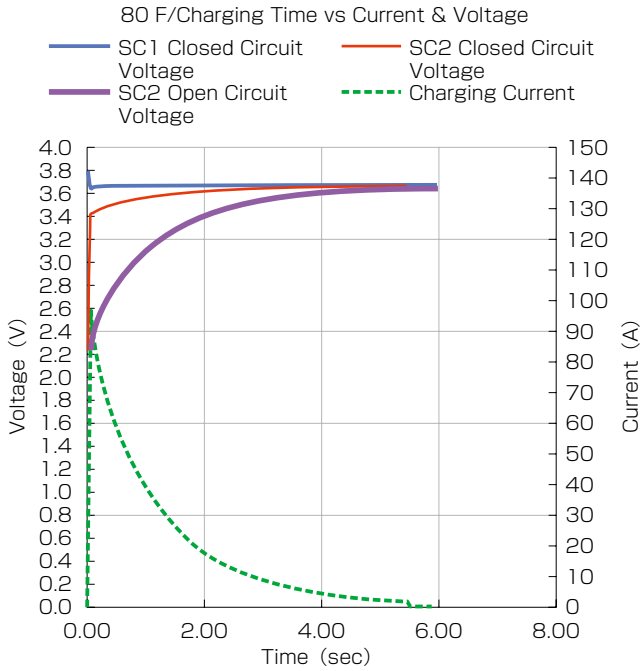


図13 SC2 - 80F, SC1 - 10並列の充電実測結果  
Fig. 13. SC2 - 80F, SC1 - 80F × 10 Experimental Result.

するセルの時定数は 0.95 であるから (11) の条件を満たしている。それらの結果から、この実験では 10 秒以内に SOC が 90% になる充電が可能と予想される。

実際に充電した時間と SC2 の電圧および充電電流のグラフを図 13 に示す。横軸に充電時間、縦軸に充電電流および SC1 と SC2 の CCV を示している。さらに充電電流の実測値と SC2 の内部抵抗の積から  $\Delta V_2$  を計算して SC2 の閉回路電圧から引いて補正した SC2 の OCV 特性を追加してある。補正した SC2 の OCV から開回路における SOC の時間特性を図 14 に示す。図 14 のグラフから SOC が 90% に到達する時間は 5.2 秒である。したがって、予定の最長許容充電時間 10 秒を満足している。

SOC 90% の最短時間は表 1 から 4.4 秒なので 0.8 秒遅れている。この遅れの要因として、配線系の抵抗あるいはインダクタンス、および図 7 の等価回路と実際のキャパシタの差分そして LIC の場合においては  $Q=C \times V$  の直線性との偏差が考えられる。配線抵抗がゼロと仮定すると  $R = 11.7 \text{ m}\Omega$  を (5) 式に代入して最大電流は

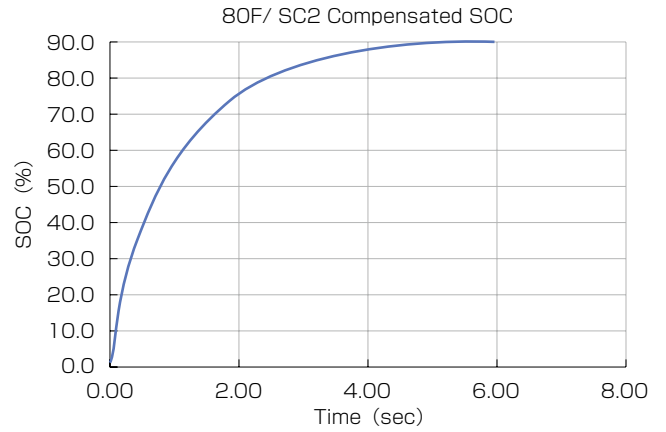


図14 SC2/80F 閉回路電圧補正後の開回路 SOC  
Fig. 14. Compensated SOC from Closed Circuit Voltage of SC2/80F.

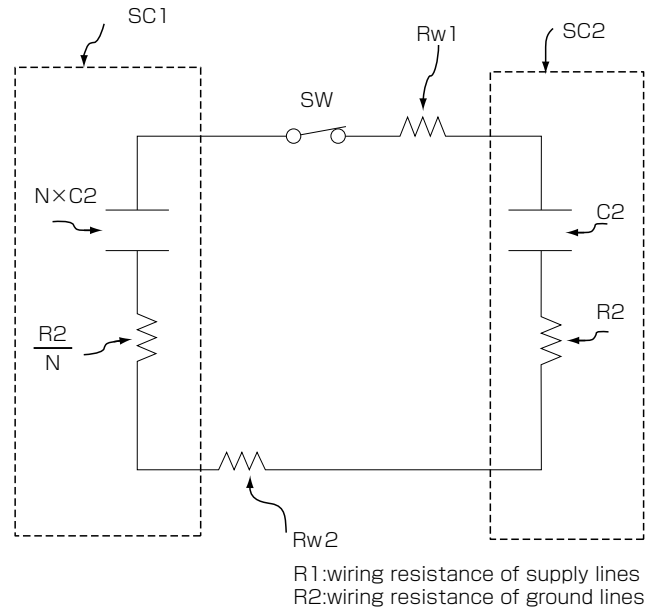


図15 配線抵抗を含む充電等価回路  
Fig. 15. Equivalent Charging Circuit Diagram in case of including wiring resistance.

124.3 A になる。それに対して実験結果では図 13 から突入電流のピーク値が 98 A である。表 2 に示すセルのバラツキは小さいため遅れの要因が全て配線抵抗と仮定した場合、配線抵抗を  $R_w$  と表せば図 15 に示す等価回路で (5) 式は (12) 式に修正できる。ただし  $R_w = R_{w1} + R_{w2}$  である。

$$i(t) = \frac{N \times (E_{max} - E_{min})}{(N + 1) \times R_2 + N R_w} \times e^{\frac{-(N+1)t}{C^2 \times ((N+1) \times R_2 + N R_w)}} \dots (12)$$

突入電流 98 A の場合は

$$98 = ((E_{max} - E_{min})) / ((R_2/N) + R_2 + R_w)$$



となり  $R_w = 3.4 \text{ m}\Omega$  が得られる。配線抵抗が  $10 \text{ m}\Omega$  未満になるように調整して実験を行っているので 0.8 秒分のロスの大部分は配線抵抗  $3.4 \text{ m}\Omega$  で生じたと推察される。

図 14 から 2 秒後の SOC は 75% になっている。SOC が 75% の電気量 ( $C \times V \times 0.75$ ) は  $81.4 \times (3.8 - 2.2) \times 0.75 = 97.7 \text{ As}$  (As : Ampere Second) になる。CC-CV 法で充電した場合に 2 秒で同じ電気量を充電するには約 DC 49 A を流せる電源装置を準備する必要がある。もし本方式で SC2 の SOC が 75% になるまで SC1 を放電した後に図 4 の SW2 を開き SW1 を閉じて SC1 を再充電する時間が 10 秒あれば、SC1 を再充電するために必要な定電流値は  $97.7 \div 10 = 9.7 \text{ A}$  になる。すなわち、出力を 1/5 まで小型化した電源装置でシステムを構築することが可能になるとともに電源装置が接続される商用電源網の安定化にも効果が期待できる。

#### 4.2 セル定格 40 Farads

前項の 80 F の実験では数学モデルが実現可能と判断した例を実証した。数学モデルが実現不可能と判断した例が実際に不可能であったことを実証するのが次の実験の目的である。SC1 および SC2 に LIC を使用する。SC2 に定格 40 F のセルを単体で構成し SC1 に同じ定格のセルを  $N = 10$  の並列接続した構成で充電を行う。前項と同じく希望する SC2 の SOC を 90% とし希望する  $T_x$  を 10 秒とした設計の実証性を確認する。実験条件を表 3 に示す。SC1 に使用した 10 個のセルの静電容量と内部抵抗のデータを表 4 に示す。

$$M \text{ が } 0.9 \text{ の時に } N \text{ の条件は (10) 式から } N > \frac{0.9}{1 - 0.9} = 9$$

表3 実験条件  
Table 3. Experimental Condition.

項目 (Item)	定格・計算値 (Rate/Calculation)	実験試料 (Specimens)
A SC2 静電容量 (Capacitance of SC2) (F)	40	39
B SC2 内部抵抗 (Internal Resistance of SC2) (mΩ)	150	173
C 時定数 (Time Constant) (A×B) (Ω F or Sec)	6.0	6.7
D 最大充電終止電圧 (Maximum Termination Voltage of Charging) (V)	3.8	同左
E 最小放電終止電圧 (Minimum Termination Voltage of Discharging) (V)	2.2	同左
F SC2 の構成 (Configuration of SC2)	Capacitor-cell	同左
G SC1 の構成 (Configuration of SC1)	10 Capacitor-cells in parallel	同左
H (11) 式の最大時定 (Maximum Time Constant of equation (11))	2.17	-
I (9) 式の最小充電時間 $T_1$ (Minimum Charging Time ( $T_1$ ) of equation (9)) (sec)	27.6	30.8
J 雰囲気温度 / Ambient temperature	室温 / Room Temperature	同左

となり  $N = 10$  は条件を満たしている。希望する最長許容充電時間  $T_x$  は (11) 式の右辺が 2.17 になり実験で使用するセルの時定数は 6.7 であるから (11) 式の条件を満足しない。この実験では 10 秒以内に SOC 90% の充電は不可能と予想される。

図 16 に SC2 の開回路に補正された SOC の時間特性を示す。図 16 から 10 秒後の SOC は 72% で 90% には未達で予想通りである。

開回路補正の SOC が 90% に到達する時間を確認するため図 16 に示すように 40 秒まで充電した結果 35.5 秒を要している。表 1 から計算では SOC が 90% の最短時間は定格で 27.6 秒であり、実験試料では 30.8 秒である。したがって、実験試料に対しては 4.7 秒遅くなっている。実験における SC2 の C2 が 39 F なので SC1 の総静電容量として 10 倍の 390 F が必要である。しかしながら SC1 に使用したスーパーキャパシタのばらつきが予想より大きく表 4 のデータから SC1 の総静電容量は  $377.5 \text{ F}$  となっている。  $N = 10$  で設計しているが実質の  $N$  を  $N_p$  と表せば静電容量の比では  $N_p = 10 \times \frac{377.5}{390} = 9.679$  となる。(5) 式から  $N$  が小さければ最大の充電電流は小さくなるので充電時間も定性的には伸びることになる。表 4 に示す内部抵抗のバラツキを無視して、単純に (5) 式の  $N$  を  $N_p$  に置き換えると  $T_1 = 33.2$  になり 2, 3 秒の遅れになる。したがって、Flash Charging 法で充電システムを構築

表4 SC1セルのデータ  
Table 4. Cells Data of SC1.

SC1 の並列セル番号 (Capacitor Cell NO.)	1	2	3	4	5	6	7	8	9	10	平均 (Average)
Capacitance (F)	37.8	38.0	37.7	37.9	37.9	37.7	37.6	37.4	37.8	37.7	37.75
Internal Resistance (mΩ)	185	173	182	185	181	177	201	179	180	215	185.8

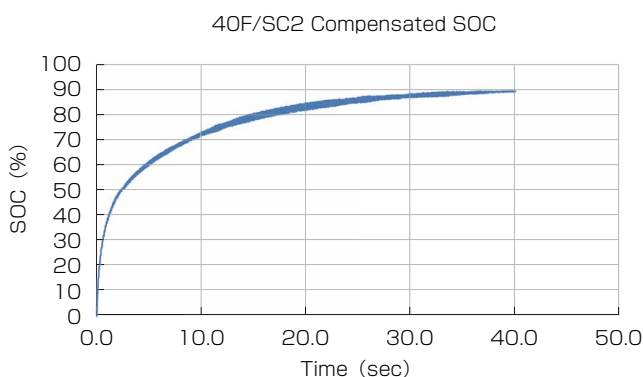


図16 SC2/40F 閉回路補正後の開回路 SOC  
Fig. 16. Compensated SOC from Closed Circuit Voltage of SC2/80F.

する場合にはSC1 で使用するスーパーキャパシタ・セルの特性をSC2 のスーパーキャパシタ・セルの特性にそらせることが重要である。

以上の実験結果から設計指針を得る数学モデルとしては妥当なモデルである。さらに設計指針との差分を解析する手段としても有用である。

## 5. む す び

スーパーキャパシタに限らず二次バッテリーでも「急速充電」という表現は抽象的な表現である。充電時間を数10分で急速という人もいれば1分で急速、10秒なら急速という人もいる。今回提案した数学モデルはそのような抽象的概念を排除するためにスーパーキャパシタにおける充電時間を定量的に決定できるモデルとしている。

適用する充電法はスーパーキャパシタの短時間充電を安価に実現できるFlash Charging法を選定し、充電システムの設計指針を与える数学モデルを求めることが目的である。そのための開発方針は最短充電時間を表す電圧の数式を求めることであった。最初に図9のベクトル図を創出したことにより充電電流の理論式を得ることができている。次に最大充電終止電圧と最小放電終止電圧の項を消去できたことにより最短充電時間 $T_1$ を求める式が単純化され設計指針を作成するにいたっている。

設計指針を得るパラメータとして被充電スーパーキャパシタのキャパシタ・セルが有する静電容量 $C$ と内部抵抗 $R$ の積である時定数 $C \times R$ 、供給側のスーパーキャパシタを構成する並列接続倍数の $N$ 、希望する充電率を表す $M$ 、そして希望する充電時間の $T_x$ の4種類だけに絞っていることが特長である。そして $N$ と $M$ と $T_x$ は設計の自由度を広げるため設計者が設定できるようにモデル化してある。

実験結果での評価から設計指針として十分に使用できるモデルである。

なお、本報告ではSC1 およびSC2 とも等価セルの直列接続を行っていないがキャパシタ・バンクでそれぞれが同じスタック数なら本数学モデルはそのまま適用できる。理由は充電終止電圧と放電終止電圧のパラメータがL段にスタックされても(8)式を導く時にLごと消去されて、キャパシタ・セルの時定数だけに集約されるためである。

今後の検討課題は急速充電を行った場合にスーパーキャパシタの信頼性にどの程度影響があるか確認することである。特に充電突入電流が大きいためLICにおいてはリチウムデンドライト析出の有無確認が必須になる。突入電流を抑えるため回路的に対応する場合、いわゆるソフト・スタートの開発が必要になる。ソフト・スタートは充電時間が長くなる技術でありその数学モデルはより重要性を増すと予想される。

## 参 考 文 献

- 1) L. Lonoce, V. Holz and B. Warner, "Grid compatible flash charging technology," Session3B-EV Charging Experience, 1st E-Mobility power system integration symposium, Berlin, 23 October, 2017
- 2) Kang Xu, Sheng P. Ding, and T. Richard Jow, "Toward Reliable Values of Electrochemical Stability Limits for Electrolytes", Journal of The Electrochemical Society, Vol. 146 No.11 pp4172-4178, 1999
- 3) S. Yamashiro and K. Nakamura, "Innovative measurement method of EDLC's equivalent circuit Constants," IEEJ Trans. on Power and Energy, Vol. 132 No.5 pp.515-520, 2012