

能動・受動部品内蔵薄型ポリイミド多層配線板

電子デバイス研究所 上田 啓 貴¹・岡本 誠 裕²・奥出 聡³・中尾 知⁴
プリント回路事業部 佐野 宜 紀⁵

Thin Polyimide Multilayer Wiring Board with Embedded Active and Passive Devices

N. Ueta, M. Okamoto, S. Okude, O. Nakao, and Y. Sano

電子機器の小型化, 高機能化を実現するための実装方式の一つとして, 部品内蔵基板が注目されている。われわれは, 既に導電性ペーストを層間接続に用いたポリイミド多層配線板技術を応用し, 薄型WLPを内蔵した能動素子内蔵基板を開発している。本報告では, この能動素子内蔵基板技術を応用し, 薄型受動部品を内蔵した部品内蔵基板を開発した概要について述べる。薄型受動部品を内蔵した場合でも基板総厚さ 260 μm の薄型化を実現している。また, 環境試験や曲げ試験から, この受動部品内蔵基板の信頼性について検討した結果を報告する。

Device-embedded wiring boards are becoming indispensable to electronic products such as mobile phones and PCs to minimize the package size and increase assembly density. We have already proposed active device-embedded thin polyimide multilayer wiring boards utilizing conductive paste for interlayer connection vias. In this study, we have developed active and passive device-embedded thin multilayer polyimide wiring boards based on the active device-embedded wiring board technology. The embedded boards with thickness of 260 μm for five wiring layers are realized by employing thin passive devices. In addition, we report the results of the environmental tests and the bending test of the embedding passive devices in boards.

1. ま え が き

携帯電子端末を中心とした小型電子機器において, 小型薄型化・高機能化の両立が求められていることから, 限られたスペースにいかに高密度に電子部品を集積するかが実装技術の課題となっている。このため, 従来の平面的な電子部品を配置する方式から, 複数のLSIを積層する3次元積層技術や, プリント配線板に電子部品を内蔵する部品内蔵基板などの3次元的に電子部品を配置する方式の技術開発が加速している¹⁾。特に, 部品内蔵基板においては, 従来のプリント配線板表面に実装されていたICチップや受動部品などの電子部品の一部を配線板内部に実装することによって, 実装基板の面積を大幅に縮小することが可能である。また, 配線長を短縮することが可能であるため, 信号伝送速度向上やノイズ低減などのメリットもある。これらのプリント配線板に内蔵される電子部品として抵抗器やコンデンサなどの受動部品, IC等の能動

部品が検討されており, 様々な種類の部品内蔵方式が提案されている^{2) 3)}。

そのような中で, われわれは導電性ペーストにより層間接続するポリイミド多層配線板技術を応用し, 配線板内へウエハレベルで再配線層を形成したICチップ(Wafer Level Package, 以下WLP)を内蔵する部品内蔵基板を開発した。この部品内蔵基板は, 薄型であることを特徴としており, 厚さ100 μm 以下に薄型加工されたWLPを内蔵し, 基板厚さ220 μm を実現している⁴⁾。しかし, この部品内蔵基板では, 表面実装用途に用いられる受動部品内蔵は行っていなかった。これは, 一般的な0603サイズ(0.6 mm \times 0.3 mm), 1005サイズ(1.0 mm \times 0.5 mm)の受動部品の厚さが300 ~ 500 μm であり, われわれが開発した部品内蔵基板の標準的な厚さよりも厚く, 特徴である薄さが犠牲になるためである。一方, 近年の部品内蔵基板市場の拡大に併せて, 部品内蔵基板用途に薄型化された受動部品の開発・量産が進められており, 厚さ150 μm が部品内蔵基板用として標準になりつつある。そこで, 上述した薄型IC内蔵基板技術を適用し, この薄型受動部品を内蔵することで, これまでの薄型という特徴を失わない能動・受動部品内蔵薄型ポリイミド多層配線板を開発した。加えて, 開発した部品内蔵

1 マイクロデバイス開発部 (博士 (工学))

2 マイクロデバイス開発部

3 マイクロデバイス開発部グループ長

4 マイクロデバイス開発部部長

5 キーデバイス技術部

略語・専門用語リスト		説明
略語・専門用語	正式表記	
WLP	Wafer Level Package	半導体をウェハ状態で樹脂封止と端子形成を行う半導体のパッケージ方法
CCL	Copper Clad Laminate	銅張積層板

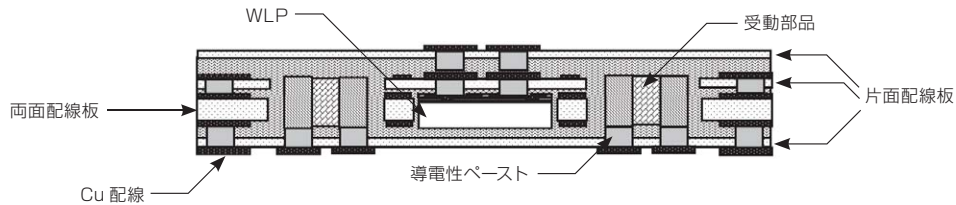


図1 能動・受動部品内蔵薄型ポリイミド多層配線板の断面模式図

Fig. 1. Cross-sectional schematic of thin polyimide multilayer wiring board with embedded active and passive devices.

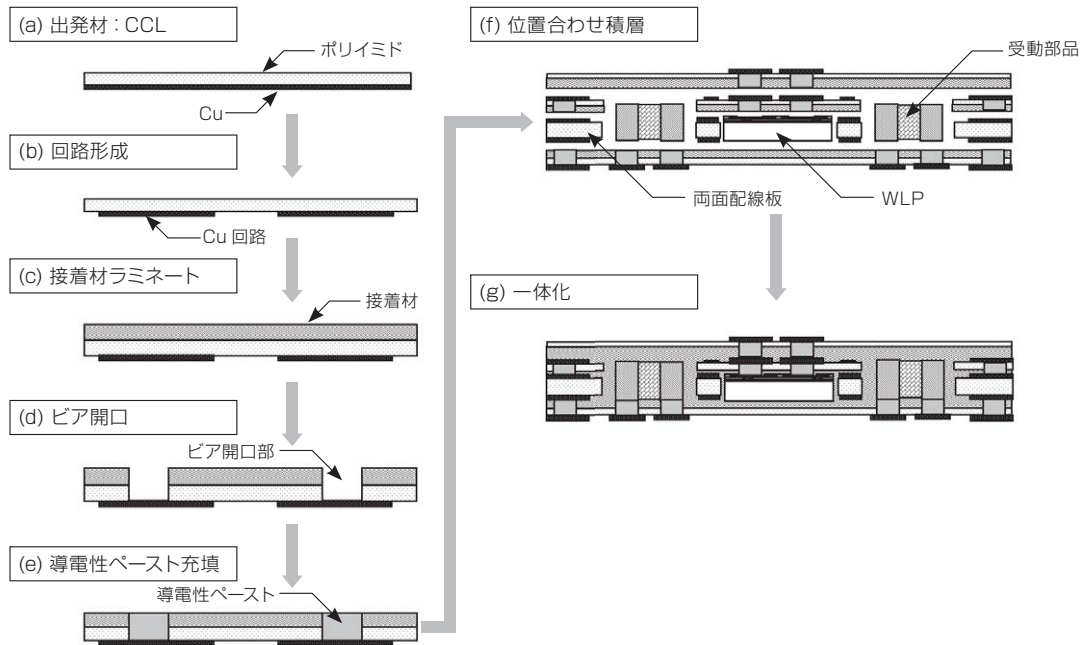


図2 能動・受動部品内蔵薄型ポリイミド多層配線板の製造プロセス

Fig. 2. Fabrication process of thin polyimide multilayer wiring board with embedded active and passive devices.

基板の信頼性を確認するため、環境試験および曲げ試験を実施した結果について報告する。

2. 能動・受動部品内蔵薄型ポリイミド多層配線板プロセス

2.1 能動・受動部品内蔵薄型ポリイミド多層配線板の構造

われわれが開発した能動・受動部品内蔵薄型ポリイミド多層配線板の断面図を図1に示す。薄型化に対応するために、能動素子内蔵基板で採用しているポリイミドフィルムを基材として採用し、厚さ150μmの薄型受動部品を内蔵している。さらに、われわれの多層

配線板の基盤技術である、導電性ペーストによる一括積層プロセスを採用し、多層配線板の層間や内蔵部品の電気的な接続に導電性ペーストを用いている⁵⁾。また、多層配線板の層間および内蔵部品の周囲は接着材で隙間なく充填されている。このように、能動素子内蔵基板技術を受動部品の基板内蔵技術に適用することで、図1で示すように、能動部品(WLP)と受動部品を混載内蔵した部品内蔵基板を実現することが可能である。

2.2 能動・受動部品内蔵薄型ポリイミド多層配線板の製造プロセス

能動・受動部品内蔵薄型ポリイミド多層配線板の製造プロセスの概略を図2に示す。まず、同図(a)に

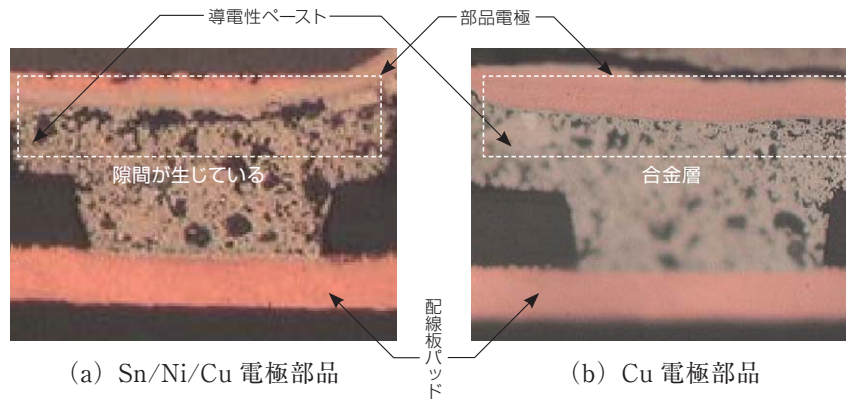


図3 受動部品電極と導電性ペースト接続界面断面

Fig. 3. Cross-section of interface between electrode of passive device and conductive paste via.

示すようなCu箔が貼り合わされたポリイミドを基材とする片面銅張り積層板(CCL)を出発材として、Cu箔をエッチングすることで回路を形成する(b)。その後、層間を接続するための熱硬化性の接着材をポリイミド面にラミネートし(c)、レーザーによりビアホールを開く(d)。このビアホールにはスクリーン印刷によって導電性ペーストが充填され、配線ビアを形成する(e)。この導電性ペーストビアが形成されたプリント配線板、内蔵する受動部品およびWLP、内蔵部品を配置するスペースが設けられた両面プリント配線板を位置あわせし(f)、全体を一括で加熱・加圧することで一体化する(g)。この一括積層工程により、以下が同時に達成される。

- (i) 接着材の軟化温度以上に加熱することで、接着材が流動し、受動部品やWLPの周囲を隙間なく充填する。その後、接着材の硬化反応が進むことで、プリント配線板および基板内蔵部品が一体化する。
- (ii) 導電性ペーストが焼結合金化することで硬化する。
- (iii) 部品電極の金属材料およびプリント配線板の金属配線材料と導電性ペーストの接合界面に合金層が形成されることにより、電氣的に接続される。

以上の工程により、受動部品内蔵基板が完成する。このプロセスでは、能動素子内蔵基板プロセスをそのまま適用してあり、受動部品の基板内蔵においても、特殊なプロセスなしに実現している。また、受動部品との電氣的な接続に採用した導電性ペーストでは、はんだ材料のようなセルフアライメント効果がない反面、はんだの濡れ広がり等を設計に反映させる必要が無いために部品の狭ピッチ配置に対応しており、はんだリフロー実装(温度: 260℃)によるビアの再溶融化という問題も発生しないという特徴がある。この導電性ペーストと本プロセスで新たに基板に内蔵した受動部品との接続技術が本プロセスのキーテクノロジーであり、導電性ペーストと受動部品電極間の接続信頼

性を確認することが重要な検討課題となる。

3. 受動部品電極材料検討

上述したように、受動部品の基板内蔵工程において、部品やプリント配線板間の電氣的な接続には、導電性ペーストを採用しており、図2(g)で示した一体化工程で、電極材料と導電性ペーストが金属間化合物を形成することで機械的・電氣的に信頼性の高い接続をする。このため、内蔵する受動部品の電極材料には、導電性ペーストと合金層を形成する金属材料を選択することが重要となる。そこで、表面実装用部品に用いられている汎用のSn/Ni/Cu電極と、Cu電極の2種類の電極材料について導電性ペーストとの接合界面の合金層を確認した。上記2種類の受動部品電極材料と導電性ペーストの接続界面断面を図3に示す。Sn/Ni/Cu電極では、受動部品電極と導電性ペーストビア界面に、隙間が生じていることが確認できる。これは、受動部品電極最表面に位置するSnが導電性ペーストビア内に拡散したためと推測している。このため、機械的・電氣的に十分な信頼性を持つ接続が得られないと考えられる。一方、プリント配線板の配線材料としても採用されているCu電極では、導電性ペーストビアとCu電極間に合金層が形成されていることが確認できる。そこで、われわれのプロセスでは、内蔵する受動部品の電極材料にCuを採用した。

4. 能動・受動部品内蔵薄型ポリイミド多層配線板の試作と信頼性評価

前項で導電性ペーストと合金層を形成するCu電極の薄型受動部品と厚さ85μmのWLPを混載内蔵した部品内蔵基板を作製した。基板に内蔵した受動部品は0.6mm×0.3mmおよび1.0mm×0.5mmであり、いずれも最大厚さ150μmの抵抗である。その断面を図4に示す。基板の総厚さは約260μm(5層)であり、受動部品を内蔵した基板では世界最高レベルの薄型化を実現できている。また、内蔵した部品周囲には、ポ

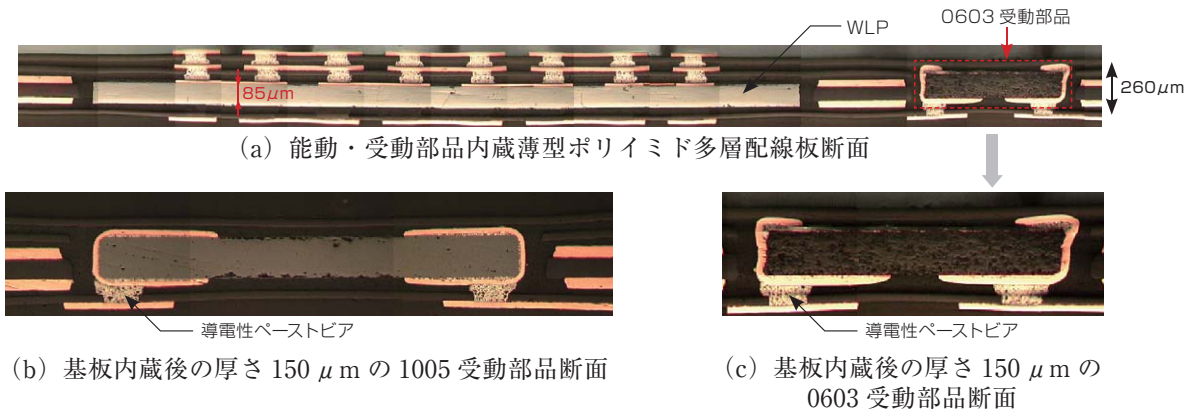


図4 能動・受動部品内蔵薄型ポリイミド多層配線板断面

Fig. 4. Cross-sectional structure of thin polyimide multilayer wiring board with embedded active and passive devices.

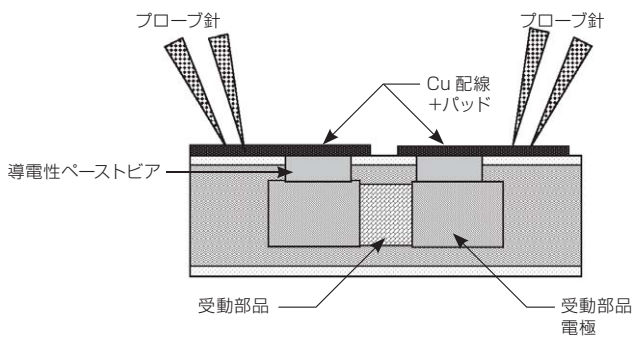


図5 受動部品抵抗値測定模式図

Fig. 5. Schematic of resistance measurement of passive devices.

イド等の不良もなく接着材が充填されていることも確認できた。そこで、リフローなどの熱負荷や外部負荷に対する内蔵した受動部品と導電性ペーストの接続信頼性について検討した。

4.1 環境試験

われわれが採用している導電性ペーストは、焼結し電極材料と合金化することで電氣的に接続する。この合金層は脆性材料であることから、リフロー時の熱負荷や繰り返し熱負荷により発生する熱応力によって、金属疲労が進展し、抵抗値上昇が生じる危険性がある。また、熱により導電ペースト内の金属粒子と金属電極材料が拡散し、合金層が厚くなることによる抵抗値上昇も懸念される。そこで、吸湿リフロー試験、温度サイクル試験、高温放置試験を実施し、動作環境の熱負荷による接続信頼性を評価した。評価に用いた基板に内蔵した受動部品は、図4 (b) および (c) で示した厚さ 150 µm の 0603 および 1005 サイズの抵抗器であり、主として導電性ペーストと受動部品電極およびプリント配線板回路との接続信頼性を確認することを目的とし、ジャンパー品 (抵抗値: 0 Ω) を採用した。環境試験の評価パラメータには、試験前後の抵抗値変化率を用いており、抵抗値測定には、図5 で示したように4端子測定法を用いた。また、環境試験における

表 環境試験条件および結果

Table. Conditions and results of environmental tests.

試験項目	試験条件	試験結果		
		外 観	1005 受動部品	0603 受動部品
吸湿リフロー (前処理)	前処理: 85 °C, 60% RH, 168 h リフロー: 260 °C peak 3 times JEDEC Level 2 に準拠	異常なし	最大 5%	最大 5%
温度サイクル 試験	-55 °C, 30 min/125 °C, 30 min, 1000 cycles	異常なし	最大 6%	最大 10%
高温放置試験	150 °C, 1000 h	異常なし	最大 6%	最大 5%

(判定基準: 回路抵抗値変化率 20%以内)

合格基準を、外観に膨れなどの異常がないこと、および抵抗値変化率が 20% 以下であることとした。

表に環境試験結果を示す。吸湿リフロー試験、温度サイクル試験、高温放置試験いずれにおいても、外観異常がなく、基板に内蔵した受動部品 (0603 サイズ、1005 サイズ) の導電ペーストビア接続と配線回路部を含む抵抗値変化率は基準値 20% よりも十分に小さいことを確認した。これらの試験結果から、受動部品と導電性ペーストの接続は環境負荷に対し十分な接続信頼性を有していると言える。

4.2 3点曲げ試験

開発した部品内蔵基板はポリイミド基材を採用していることから、外部負荷を与えることで曲げることができるという特徴がある。しかし、この曲げることができるという特徴は、基板に内蔵した部品に大きな曲げ応力が発生する危険性があることを意味しており、部品の割れや導電性ペーストおよび電極接続界面での破断が懸念される。この機械的な信頼性について、WLP を内蔵した能動部品内蔵基板ではすでに評価がなされており、支持間距離 90 mm の 3 点曲げ試験において、荷重点直下に基板に内蔵した WLP を配置して、最大 15 mm のたわみ量を負荷した場合においても、抵抗値変化率も 5% 以内であり、内蔵した WLP の割

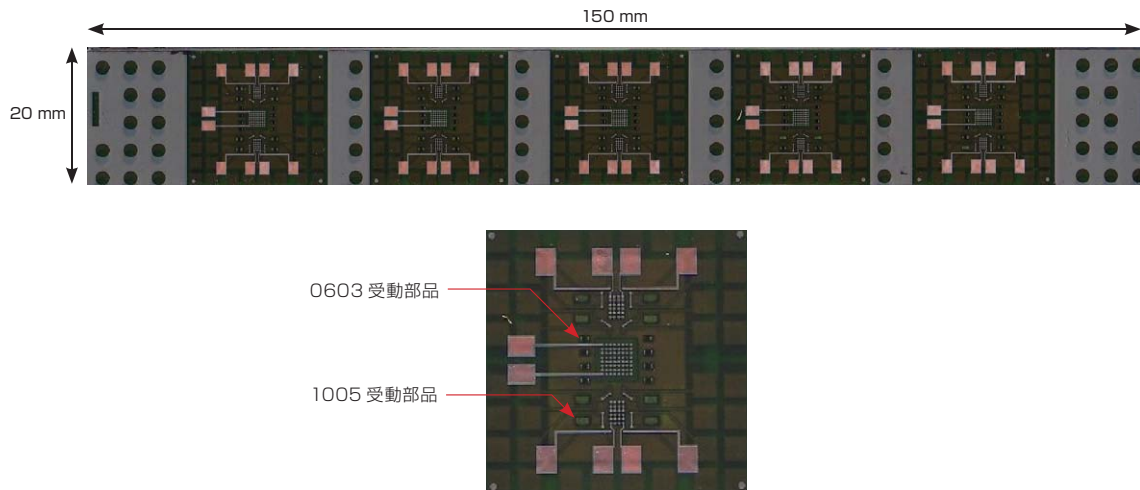
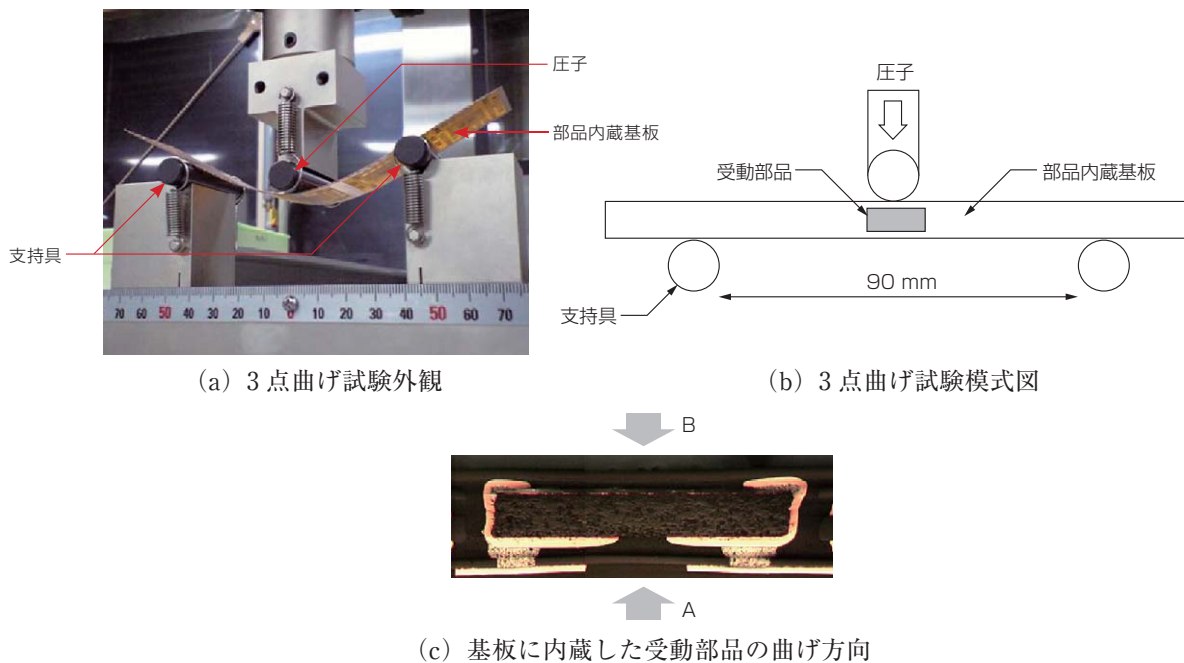


図6 3点曲げ試験サンプル外観

Fig. 6. Outlook of a sample of passivedevice-embedded wiring board for three points bending test.



(a) 3点曲げ試験外観

(b) 3点曲げ試験模式図

(c) 基板に内蔵した受動部品の曲げ方向

図7 3点曲げ試験模式図

Fig. 7. Uni-axial bending test by a three-points bending test.

れも発生しないという高い信頼性を有することが確認されている^{6) 7)}。しかし、今回基板に内蔵した受動部品では、WLPを内蔵した部品内蔵基板と異なる以下の項目が懸念される。

- (i) 以前曲げ特性が確認された内蔵WLPの厚さが $85\ \mu\text{m}$ であるのに対し、今回内蔵した受動部品の厚さが $150\ \mu\text{m}$ と厚い。
- (ii) WLPの主要構成材料であるSiの弾性率が約170 GPa (結晶方向: 110) であるのに対し、受動部品の主要構成材料であるセラミック材料 (アルミナ系) の弾性率が約300 GPaと高い。

曲げ応力の理論式 $\sigma = Ey/\rho$ (σ : 曲げ応力, E: 弾性率, y: 曲げの中立軸からの距離, ρ : 曲げの局

率半径) を考慮すると、WLP内蔵基板と同一条件の3点曲げ試験 (支持間距離90 mm, 荷重点に最大15 mmのたわみ量) を開発した部品内蔵基板に実施した場合、上記した2項目いずれも受動部品内部に発生する曲げ応力が、WLPに比べて増加する可能性があり、接続ビアの断線や受動部品の割れなどの不良が懸念される。そこで、3点曲げ試験を実施し、基板に内蔵された受動部品の機械的な信頼性について確認した。

評価に用いた部品内蔵基板の外観図を図6に示す。評価した受動部品サイズは、前節同様の厚さ $150\ \mu\text{m}$ の0603および1005サイズの受動部品とした。3点曲げ試験は支持間距離90 mmとし (図7 (b)), 圧子直下に受動部品が位置するように配置している。たわみ

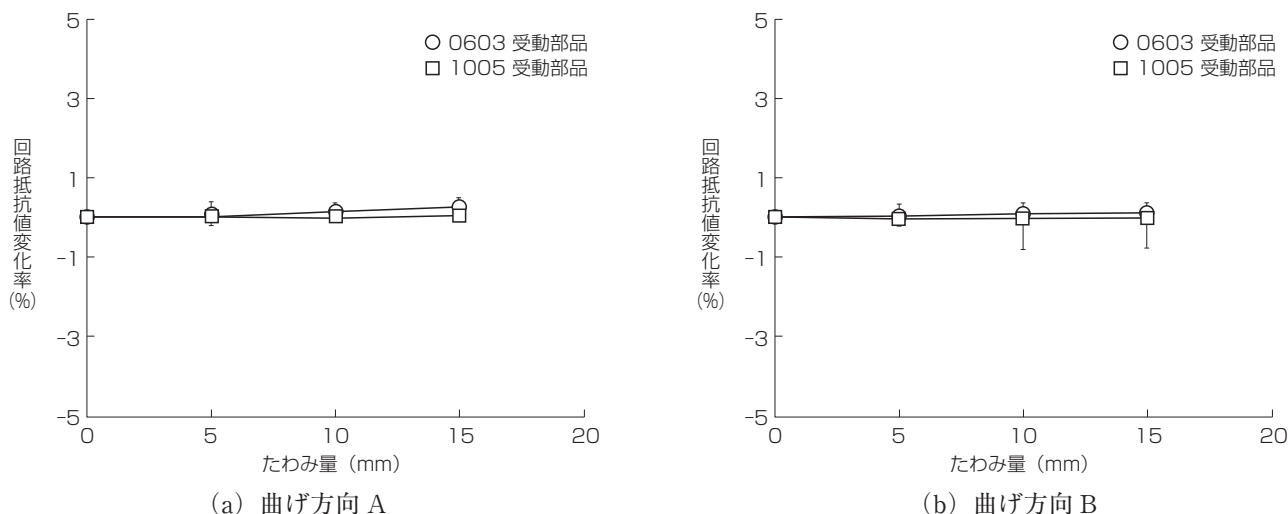


図8 3点曲げ試験結果

Fig. 8. Relative resistance changes of passive devices by a three-points bending test.

量は 5 mm, 10 mm, 15 mm の 3 段階を負荷し, 外観および試験前後の抵抗値変化で評価した。また, 図 7(c) に示すように, 導電性ペーストビア接続面 (図中 A 方向) と受動部品裏面方向 (図中 B 方向) の 2 方向の 3 点曲げ試験を実施した。3 点曲げ試験前後の抵抗値変化を図 8 に示す。図 7 (c) 中の A 方向に圧子で 15 mm のたわみ量を負荷しても, 図 8 (a) で示すように, 抵抗値の変動は 0603 サイズおよび 1005 サイズの受動部品いずれにおいても 1% 以下であり, 部品の割れなどの不良は発生しなかった。同様に, 図 8 (b) で示すように, 図 7 (c) 中の B 方向に圧子で 15 mm のたわみ量を負荷しても, 抵抗値の変動は 1% 以下であり, 部品の割れなどの不良は発生しなかった。一般的な部品内蔵基板の使用環境で生じる曲がり, は, 本試験条件に比べて十分小さいことから, 開発した能動・受動部品内蔵薄型ポリイミド多層配線板は十分な機械的信頼性を有することが確認できた。

5. む す び

能動素子内蔵基板技術を応用し, 薄型受動部品を内蔵した部品内蔵基板を開発した。基板に内蔵する受動部品は, 厚さ 150 μm の薄型品を採用することで, 5 層構造で厚さ 260 μm と世界最高レベルの能動・受動部品内蔵薄型ポリイミド多層配線板を達成した。この基板に内蔵する受動部品の電極材料については, 導電性ペーストと良好に合金を形成する Cu を採用している。開発した能動・受動部品内蔵薄型ポリイミド多層配線板の熱負荷や外部負荷に対する受動部品と導電性ペーストの接続信頼性を確認した結果, 吸湿リフロー試験, 温度サイクル試験, 高温放置試験のいずれの環境試験も実用上問題のないことを確認した。加えて,

3 点曲げ試験により機械的信頼性を確認した結果, 開発した能動・受動部品内蔵薄型ポリイミド多層配線板は十分な信頼性を有することを確認した。われわれの開発した能動・受動部品内蔵薄型ポリイミド多層配線板は, 電子機器の高性能化および小型・薄型化の要求に十分にこたえることのできる高密度実装技術であると考えている。

参 考 文 献

- 1) 例えば:「2009 年度版 日本実装技術ロードマップ」, 社団法人電子情報技術産業協会, 2009
- 2) 配線板製造技術委員会:「E P A D s 研究会の活動報告と各種部品内蔵基板技術紹介」, エレクトロニクス実装学会誌, Vol.13 No.1, pp.13-16, 2010
- 3) 福岡ほか:「能動・受動素子混載内蔵配線板技術」, エレクトロニクス実装学会誌, Vol.13 No.5, pp.351-357, 2010
- 4) 岡本ほか:「IC 内蔵基板」, フジクラ技報, 第 111 号, pp.54-58, 2006
- 5) 本戸ほか:「全層ポリイミド多層配線板の信頼性」, フジクラ技報, 第 116 号, pp.43-47, 2009
- 6) 佐野ほか:「導電性ペーストビアを用いた IC 埋め込み基板」, 第 16 回エレクトロニクスにおけるマイクロ接合・実装技術シンポジウム論文集, Vol.16, pp.375-378, 2010
- 7) 佐野ほか:「薄型 WLP-IC 内蔵ポリイミド多層配線板」, フジクラ技報, 第 119 号, pp.39-43, 2010