

ツール 3次元配線

電子デバイス研究所 山本 敏¹・脇岡 寛之²・額賀 理²・鈴木 孝直³・末益 龍夫⁴

True Three-Dimensional Interconnections

S. Yamamoto, H. Wakioka, O. Nukaga, T. Suzuki, and T. Suemasu

次世代の貫通配線技術として、基板内部で屈曲や分岐した3次元構造を有する微細配線 ツール 3次元配線 技術を開発した。この技術を用いれば基板内部を自由に配線することができるため、従来の直線形状のみの貫通配線と比較して、より高密度で自由度の高い電子デバイスパッケージの実現が期待できる。本論文では、ツール 3次元配線の作製方法、および作製したツール 3次元配線の構造的評価や電気的特性について述べる。さらに応用例の一つとして、本配線技術を用いたインターポーザを試作し評価した結果についても報告する。

As one of the next-generation through-hole interconnection (THI) technologies, true three-dimensional interconnections (True 3D interconnections) such as crank-shaped or Y-shaped THI have been developed. Since an arbitrary electrical interconnection can be formed in a substrate using this technology, a higher density and more design freedom electric device package can be expected compared with the conventional THI having straight shape. In this paper, the fabrication method and the structural and electrical properties of the True 3D interconnections are reported. An interposer sample with the True 3D interconnections is also mentioned.

1. ま え が き

近年ますます進展する電子機器の小型化、多機能化、高性能化にともない、それらに搭載されている半導体デバイスにもさらなる小型化、低背化、高性能化に寄与できる技術開発が求められている。シリコン(Si)基板内部を貫通し、表裏を電気的に接続するシリコン貫通ビア(Through Silicon Via; TSV)は、メモリなどの3次元積層^{1)・3)} やシステムインパッケージ(System in Package; SiP)のインターポーザ^{4)・5)}などに利用できるキーテクノロジーの一つであり、世界的規模で活発に研究開発されている。当社でもMEMS(Micro Electro Mechanical System)デバイスや高周波デバイス、イメージセンサなどへの応用を目的に、TSVを用いたウェハレベルパッケージ(Wafer Level Package; WLP)技術の開発を行ってきた^{6)・8)}

これら従来の貫通配線においては、Deep Reactive Ion Etching(DRIE)による深堀エッチングやレーザを用いたアブレーション加工により基板に貫通孔を形成している。そのため、作製した貫通配線は、基板面に対し

てほぼ垂直の直線形状を有することになる。これに対し基板内部に任意の形状で貫通配線を作製することができれば、基板表裏の任意の2点間を自由に結線することが可能となり、たとえばインターポーザに応用した場合設計の自由度が大きく向上し、従来では実現できなかったような高密度、高機能パッケージを実現できる可能性がある。そこで当社では次世代の貫通配線技術として基板内部で屈曲、分岐等した3次元構造を有し、基板内部を自由に配線することで真の3次元パッケージを実現できる微細配線 ツール 3次元配線を開発した。本論文では、ツール 3次元配線の作製技術、および作製した配線の気密性や電気特性を評価した結果について報告する。

2. ツール 3次元配線の作製

2.1 微細孔形成技術

ツール 3次元配線を実現するには、従来のDRIEなどとは全く異なる原理、方法で微細孔を形成する必要がある。基板内部に任意の形状で微細孔を作製する方法として、われわれはフェムト秒レーザを用いた基板改質技術に着目した。

パルスの時間幅がフェムト($\sim 10^{-15}$)秒領域にあるフェムト秒レーザは、超短パルスであるがゆえに超高

1 シリコン技術開発部(博士(工学))
2 シリコン技術開発部
3 シリコン技術開発部グループ長
4 シリコン技術開発部長

略語・専門用語リスト		説 明
略語・専門用語	正式表記	
THI	Through Hole Interconnection	貫通配線．基板内部を貫通し表裏を電氣的に接続する微細配線
TSV	Through Silicon Via	シリコン貫通ビア．Si 基板内部を貫通する微細配線
SiP	System in Package	システムインパッケージ．複数の異なる半導体チップをひとつのパッケージに搭載した半導体回路
MEMS	Micro Electro Mechanical System	微小電気機械システム．微細加工技術を用いて作製された微小な構造体，センサ，アクチュエータなどのマイクロデバイスおよびマイクロシステム
WLP	Wafer Level Package	ウェハレベルパッケージ．チップサイズパッケージを可能とするパッケージング技術．ウェハの状態での樹脂封止やバンパ形成をおこない，最終的に個片化するとパッケージが完成する
DRIE	Deep Reactive Ion Etching	ディープ反応性イオンエッチング．プラズマ中のイオンを加速して加工基板に衝突させ，異方性深堀エッチングを可能にする技術

強度という特徴を有しており，様々な分野での応用が期待できるため，これまで多くの研究報告がある⁹．特に近年，フェムト秒領域で安定な高出力を容易に得られる装置が数多く市販されていることから，材料加工ツールとしての利用も盛んである．フェムト秒レーザーを用いた材料加工では，焦点付近に非線形光学現象である多光子吸収が誘起されるため，線形吸収のないバンドギャップの大きい材料にも適用することができる．たとえば石英(SiO₂)やサファイヤ(Al₂O₃)など，従来のレーザーでは加工が困難とされてきた透明材料の加工も可能である¹⁰．フェムト秒レーザーパルスが石英などの透明材料内部に集光照射すると，焦点近傍が局所的に改質され屈折率などが変化する．この改質部をフ化水素(HF)酸などによりエッチングすると，周辺の石英に比べて速くエッチングされるという興味深い現象が報告されている¹¹．われわれはこの現象に着目し，透明基板内部に3次元的に自由に集光照射できるというフェムト秒レーザー加工の特長をいかし，任意形状の微細孔作製技術への応用を試みた

図1に，フェムト秒レーザー改質およびウェットエッチングを用いた微細孔の作製プロセスを示す．基板内部にフェムト秒レーザーパルスを集光照射し，焦点の位置を3次元的に走査することにより改質部を形成する．次いで，改質部をHF溶液により選択的にエッチングすることで，基板内部に微細孔を形成する．本研究では，石英，パイレックスガラス，およびサファイヤの3種類の基板について検討した．まず，微細孔形成のための基礎的な知見を得るため，HF溶液の濃度とレーザーの走査速度を変えたときの改質部と非改質部それぞれのエッチングレートとエッチングレートの比である選択比を，石英基板を用いて確認した．走査速度以外のレーザーの照射条件は表に示した値で一定である

図2に，HF溶液の濃度を室温(25℃)において10 wt% から50 wt% まで10 wt% ごとに変化させたときのエッチングレートと選択比の関係を示す．ここでは，レーザーの走査速度を1 mm/sec として改質部を形成し，各HF溶液により1時間エッチングした際の改質部，非改質部のエッチング量から，平均のエッチングレートと選択比を求めた．その結果，改質部，非改質部ともにエッチングレートはHF濃度に大きく依存し，改質部におい

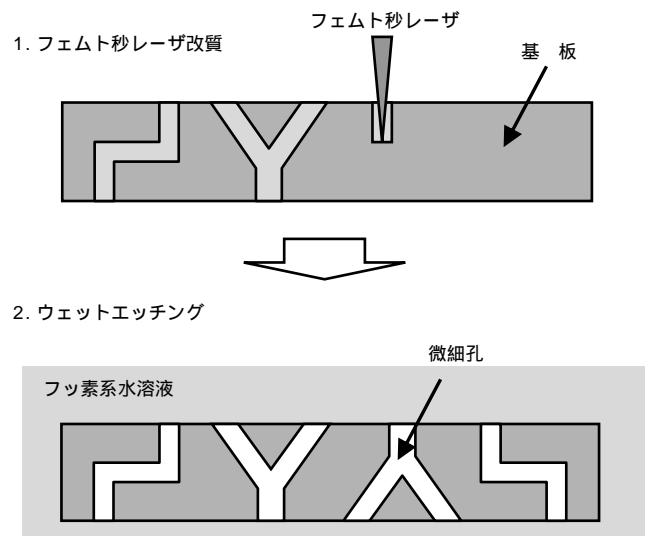


図1 微細孔作製プロセス

Fig. 1. Schematic process flow of through hole formation.

表 レーザ照射条件
Table. Laser irradiation condition.

波 長	800 nm
パルス幅	250 fs
繰り返し周波数	200 kHz
パルスエネルギー	4 μJ

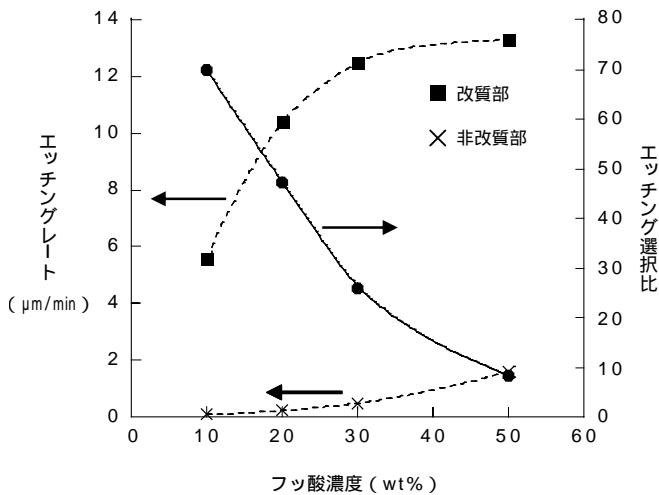


図2 エッチングレートと選択比の HF 濃度依存性
Fig. 2. Dependence of etching rate and selectivity on HF concentration.

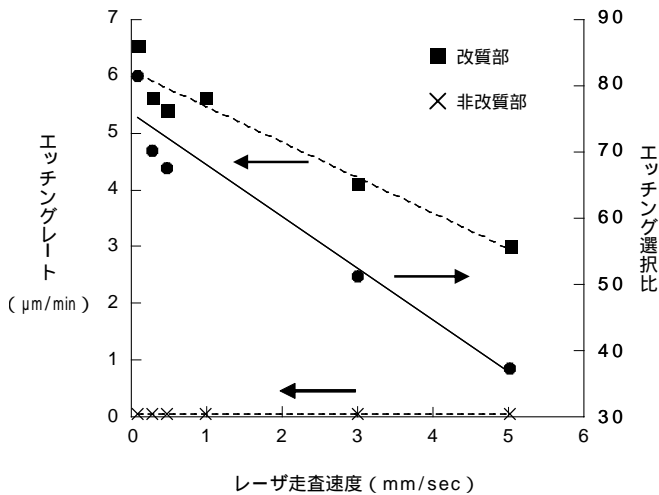


図3 エッチングレートと選択比のレーザー走査速度依存性
Fig. 3. Dependence of etching rate and selectivity on laser scan velocity.

ては30 wt%まで濃度とともに増加し、その後飽和の傾向を示した。一方、非改質部においては、HFの濃度が30 wt%を超えると急激に増加した。これらから選択比は、HF濃度の減少とともに大きく増加し、50 wt%のときの選択比は10程度であるのに対し、10 wt%のときは選択比は70にも達することが判明した。以上の結果から、以下の一連の実験に際しては、HF溶液の濃度は10 wt%を用いることにした

次に、レーザーの走査速度を0.1 mm/secから5 mm/secまで変化させたときのエッチングレートと選択比の関係を図3に示す。エッチング時間は2時間として平均のエッチングレートを求めた。その結果、改質部のエッチングレートは、レーザーの走査速度に大きく依存し、走査速度が速くなるにしたがってほぼ線形に減少することが判明した。一方、非改質部のエッチングレートは

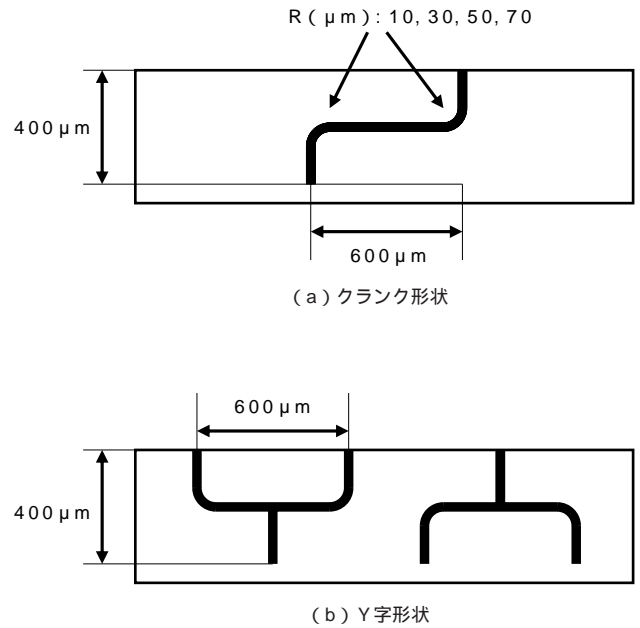
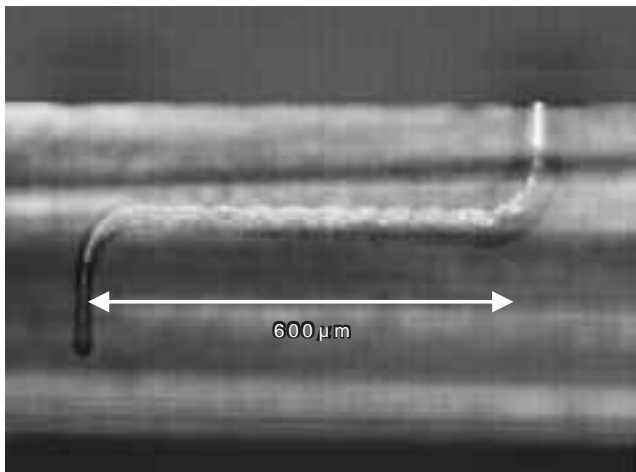


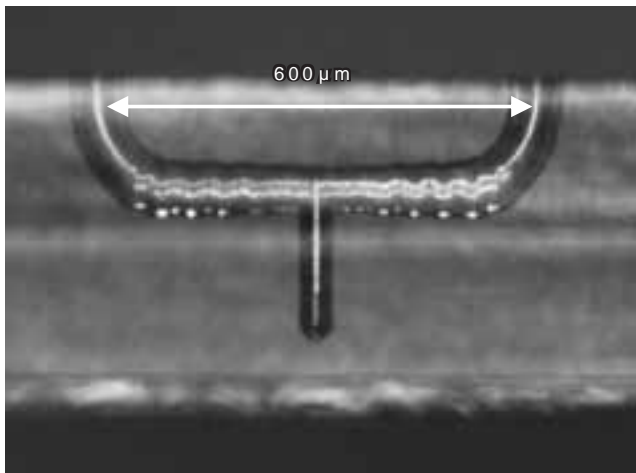
図4 クランクおよびY字の形状模式図
Fig. 4. Schematic images of crank-shaped and Y-shaped vias.

HF溶液の濃度10 wt%で決まる値で一定となるため両者の選択比は、走査速度の増加とともにほぼ線形に減少した。改質部のエッチングレートが走査速度とともに変化する原因として、ある面積を持つパルスの重なり(オーバーラップ)が変化するため、同じ個所に供給されるエネルギー量も変化し改質の程度が変化したためと考えられる。以上の結果は、レーザーの照射条件によって選択比の制御が可能であることを示しており、走査速度を遅くすることで、エッチングの選択比を向上させることができる。しかしながらこの場合は改質に要する時間が長くなるため、製造工程では作製する微細孔の形状や本数等に応じて適宜最適な条件を設定し、スループットの向上をはかる必要がある。なお、本研究においてエッチングレートは、エッチング時間を1時間とした場合と2時間とした場合とで大きな違いは認められなかったが、よりエッチング時間が長くなった場合については引き続き検討する必要があると考えている

以上の基礎検討で得られたデータをもとに、基板内部に種々の形状の微細孔を作製した。ここでは微細孔の最も基本的な形状として、基板内部で屈曲したクランク形状と、途中で分岐したY字形状の2種類について検討した。それぞれの形状の詳細を図4に示す。特に、後述する導体充填工程に与える影響を比較検討するため、クランク形状については屈曲部の曲率半径R(μm)を10, 30, 50, 70の4とおりとした形状を、Y字形状については上下が反転した2種類の形状を作製した。いずれの形状でも、微細孔の一方の端が閉塞したものとした。図5に、石英基板内部に作製した微細孔の断面顕微鏡写真を示す。改質部が選択的にエッチングされ、クランク形状、およびY字形状の微細孔が形成できている。こ



(a)



(b)

図 5 クランク形状微細孔(a)および Y 字形状微細孔(b)の断面写真
Fig. 5. Cross-sectional images of (a) crank-shaped via and (b) Y-shaped via.

の場合の平均のエッチングレートは、改質部が約4.1 $\mu\text{m}/\text{min}$ 、非改質部が約0.08 $\mu\text{m}/\text{min}$ であり、選択比は約51であった。同様に、パイレックス基板においては改質部のエッチングレートが約4.8 $\mu\text{m}/\text{min}$ 、非改質部が0.4 $\mu\text{m}/\text{min}$ 、選択比は約12であり、石英に比べて約1/4と小さい。また、サファイヤ基板においては、改質部のエッチングレートは約0.5 $\mu\text{m}/\text{min}$ と他の基板と比べて遅いものの、非改質部が全くエッチングされないため、選択比を非常に大きく取ることができる。作製する微細孔の孔径は、エッチング時間により制御が可能であるが、本研究においては微細孔の開口部の直径が約80 μm になるように条件を設定した

2.2 導体充填技術

微細孔への導体充填技術としては、電解めっきによる銅(Cu)の充填が広く利用されており¹²、当社でもイメージセンサ用 TSV-WLP 向けに検討している。しかしながら電解めっきによる導体充填では、複雑で形状の異なる微細孔や、長さの異なる微細孔に均一に充填する

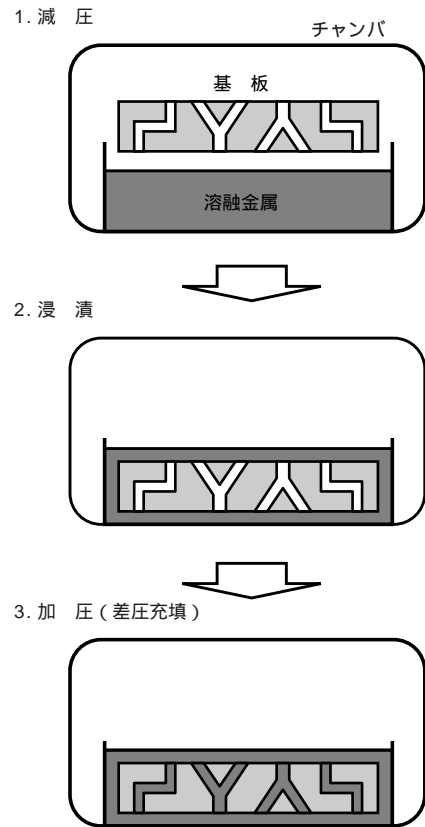
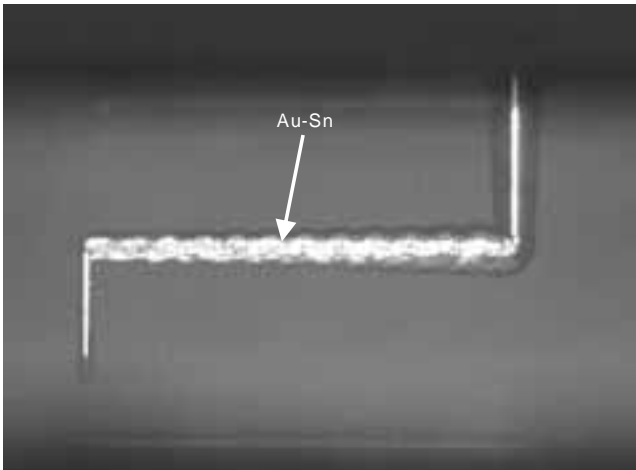


図 6 熔融金属吸引法による金属充填
Fig. 6. Schematic procedure of Molten Metal Suction Method.

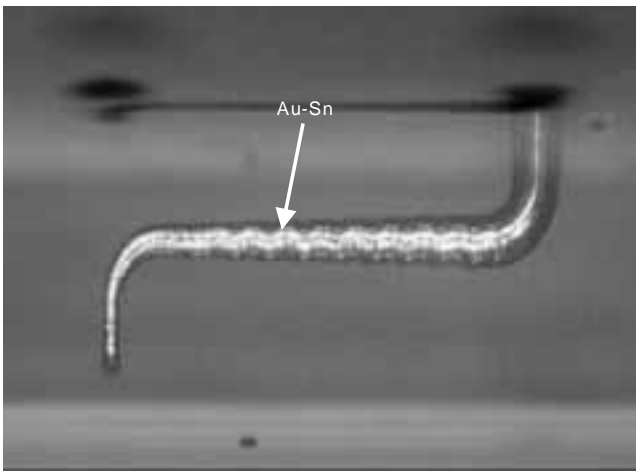
ことは困難である。特に、MEMS の分野で要求されることの多い微細孔内部に導体が完全充填された気密性の良い貫通配線を形成することは不可能に近い

これらの技術課題を克服し、複雑な形状を有する微細孔の内部に導体を完全充填しうる技術として当社では、熔融金属吸引法(Molten Metal Suction Method; MMSM)を開発した¹³。MMSM の原理を図6に示すプロセスフローを用いて簡単に説明する。まず、チャンバ内に、ヒータを備えた容器と微細孔が形成された基板とを設置し、この容器内の金属を溶融する。次に、チャンバ内を数十 Pa まで減圧し、基板を溶融金属内に浸漬する。このとき、微細孔内部はチャンバ内と同程度まで減圧されている。次いで、チャンバ内を窒素(N_2)ガスなどにより大気圧程度まで加圧する。その際、微細孔内部とチャンバ内との間に圧力差が生じるため、この差圧により微細孔内部に溶融金属が吸引される。最後に、基板を溶融金属内から引き上げ、冷却して充填が完了する。このように MMSM は、異なる孔径や深さの微細孔に対しても一度に、かつ短時間に導体を完全充填することができ、また、複雑な装置を必要とせずプロセスも簡便であるなど、多くの特長を有している。そこで本研究では MMSM を用いて金錫(Au(80 wt%)-Sn(20 wt%))をクランク形状および Y 字形状微細孔内部へ完全充填することを試みた

図7には、曲率半径が10 μm および70 μm のクラン



(a)

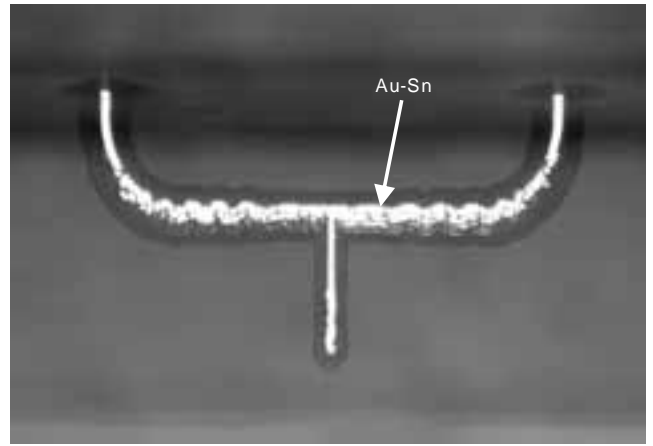


(b)

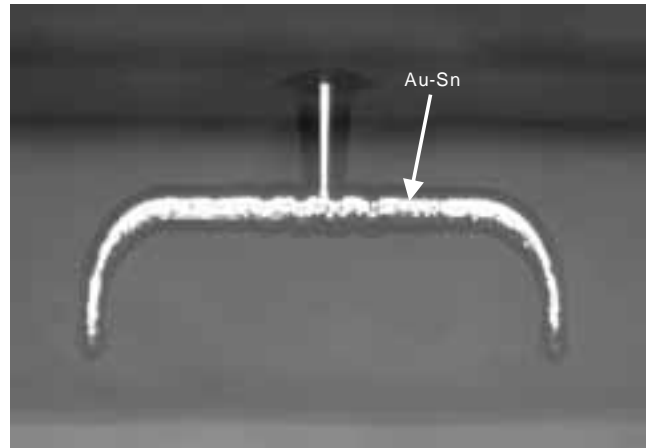
図7 MMSMによりAu-Snを充填したクランク形状微細孔の断面写真
曲率半径:(a)10 μm,(b)70 μm

Fig. 7. Cross-sectional images of crank-shaped vias filled with Au-Sn by MMSM.
R=(a)10 μm and (b)70 μm

ク形状微細孔にAu-Snを充填した際の断面顕微鏡写真を示す。充填したAu-Sn内部にポイドなどの欠陥は全くなく、また、曲率半径の大小に関わらず微細孔先端まで均一に充填できていることが確認できる。このことから、MMSMによる金属充填では、基板内部で微細孔をかなり急角度で曲げて、先端まで金属を完全充填できることが示唆される。図8には、上下が反転した2種類のY字形状微細孔における導体充填後の断面写真を示す。図8(a)に示す向きでは、Y字形状微細孔のうち2箇所が開いているため、熔融金属はこの2箇所の開口部から微細孔内部に進入した後、合流して最先端まで進むと考えられる。一方、図8(b)に示す向きでは、熔融金属は1箇所の開口部から進入した後、途中で分岐してそれぞれの微細孔の先端まで進行すると考えられる。いずれの向きにおいても微細孔の終端までAu-Snが完全充填されており、屈曲部や分岐点におけるポイドの発生



(a)



(b)

図8 MMSMによりAu-Snを充填したY字形状微細孔の断面写真
Fig. 8. Cross-sectional images of Y-shaped vias filled with Au-Sn by MMSM.

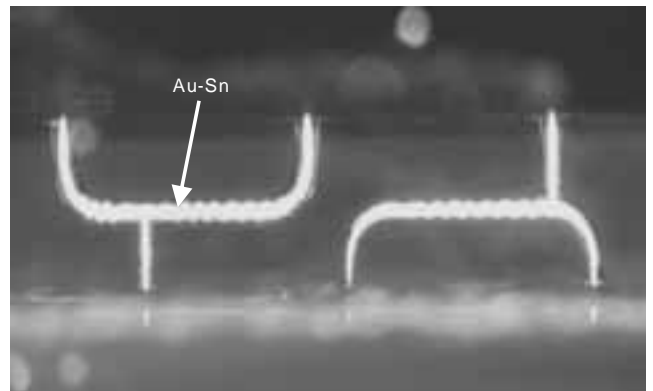


図9 非対称なY字形状微細孔の断面写真
Fig. 9. Cross-sectional image of asymmetric Y-shaped vias filled with Au-Sn.

などは全く認められない。さらに図9には、Y字の分岐点を中心からずらした左右非対称の微細孔にAu-Snを充填した際の断面顕微鏡写真を示す。この場合でもY字の向きに関係なく、微細孔の先端までAu-Snを完全

充填できている．以上の結果は，MMSM が微細孔の形状に対して制約の少ない導体充填方法であることを示しており，さらに複雑に屈曲，分岐した微細孔に対しても応用が期待できる

3. ツールー 3 次元配線の特性評価

3.1 気密性評価

MEMS デバイスのパッケージでは，可動部分の保護と性能保持の面から気密封止が要求されることが多い．この際，貫通配線部の気密性が低いとその部分がリークパスとなってしまう，可動部分の雰囲気気保持することができない．そのため，貫通配線部の気密性は大変重要な評価項目となる．貫通配線に要求される気密性は，適用するデバイスによって異なるものではあるが，一般的には電子デバイスパッケージ並みの 10^{-9} Pa・m³/sec が要求される．そこで本研究では，ヘリウム(He)リーク試験によりツールー 3 次元配線部の気密性を評価した

図 10 に，評価に用いた配線基板の模式図を示す．ク

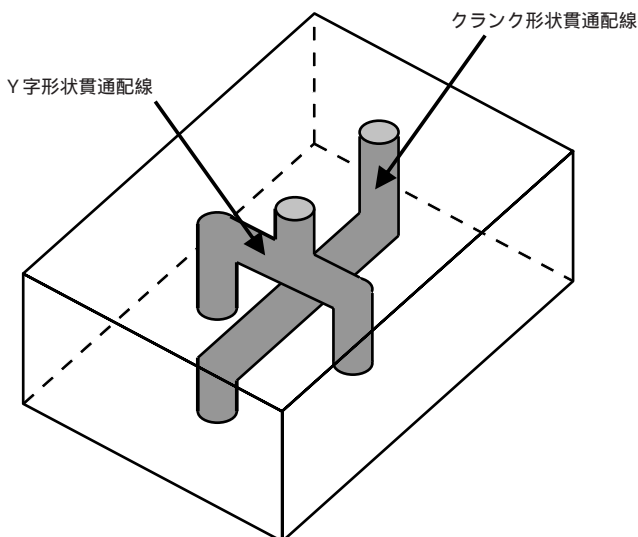


図 10 気密評価試験用サンプルの模式図

Fig. 10. Schematic image of a sample for airtightness evaluation.

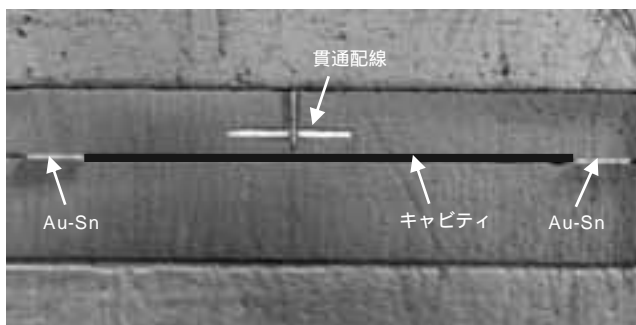


図 11 気密評価試験用サンプルの断面写真

Fig. 11. Cross-sectional image of a sample for airtightness evaluation.

ランク形状および Y 字形の微細孔を形成し，導体充填後に基板の裏面を研磨することで，基板の表裏を貫通する貫通配線を形成した．この基板を，図 11 に示すようにはんだを用いて別の基板に接合することでキャビティを形成し，キャビティ内へ進入する He を検出することで，貫通配線部の気密性を評価した．貫通配線基板の厚さは 350 μm，クランク形状，Y 字形とも上部の孔径は 80 μm，下部の孔径は 30 μm であった．はんだ接合部の気密性と貫通配線部分の気密性とを区別できるように，貫通配線が形成されていない基板のみをはんだで接合した比較サンプルも一緒に評価した．その結果貫通配線部のリークレートは， 1.0×10^{-9} Pa・m³/sec 以下であった．この値は，MEMS デバイスなど気密性を要求されるデバイスパッケージへの応用に十分であり，MMSM により Au-Sn を充填したクランク形状貫通配線，および Y 字形貫通配線が高い気密性を有することが確認できた

3.2 電気特性評価

作製したクランク形状貫通配線に対し，導電性の評価を行った．図 12 に示すような導体径が 80 μm で全長が約 800 μm のものを，図 13 に示すように基板の表裏からプローブを当てて 4 端子法で抵抗値を測定した．12 個のサンプルに対し測定を行った結果，抵抗値の平均は 46.0 mΩ であり，Au-Sn の比抵抗値と貫通配線の形状から計算により求めた抵抗値 35.7 mΩ よりも 10 mΩ 程大きい値となった．これは，貫通配線とパッドとの接触抵抗等を考慮すると妥当な値であると考えられる．次にツールー 3 次元配線を用いたインターポーザを試作し MEMS センサを実装して機能を検証した．図 14 に，試作したインターポーザの断面写真を示す．厚さ 300 μm の石英基板内部にクランク形状の貫通配線が 4 本設けられており，これら貫通配線と電氣的に接続するようにピエゾ抵抗型圧力センサが実装されている．クランク形状貫通配線内部にボイドなどの欠陥も無く，鉛フリーはんだを用いたリフロー実装が問題なく行えていることが確認できる．本インターポーザの裏面からクランク形状貫通配線に電流を印加してセンサを駆動したところ，圧力センサとして問題なく動作することを確認した．また温度を変えたときのセンサ出力の変化(感度温度特性)を評価したところ，通常のプリント基板(FR-4)に実装したものと比較して温度に対する変化量が半分程度と温度特性が大きく向上した．これは，本インターポーザの基板材料である石英の線膨張係数($0.55 \times 10^{-6}/^{\circ}\text{C}$)が，FR-4 の線膨張係数($14.3 \times 10^{-6}/^{\circ}\text{C}$)に比べて小さく，圧力センサの基板材料である Si の線膨張係数($3.3 \times 10^{-6}/^{\circ}\text{C}$)により近いと考えられる．この結果からツールー 3 次元配線を用いたインターポーザは MEMS センサなどその特性が実装基板からの応力に敏感なデバイスのパッケージにも有用であると考えられる

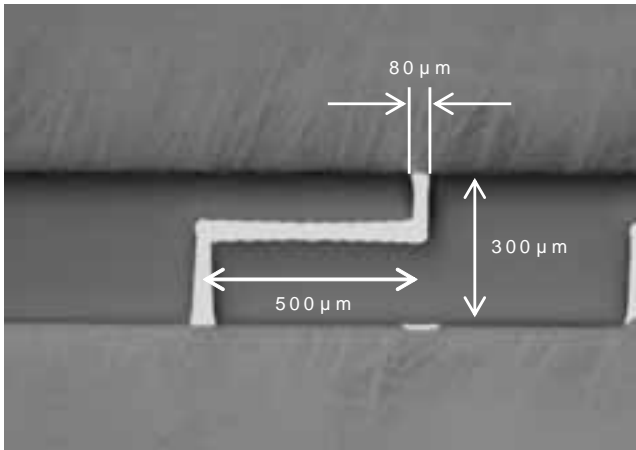


図 12 抵抗値測定用サンプルの断面写真
Fig. 12. Cross-sectional image of a sample for 4-wire probing.

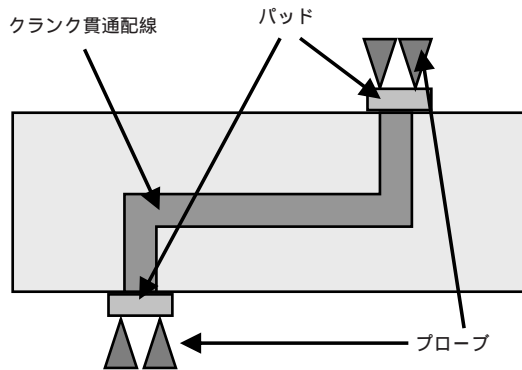


図 13 4端子法によるクランク形状貫通配線の抵抗値測定
Fig. 13. Schematic image of 4-wire probing on crank-shaped interconnection.

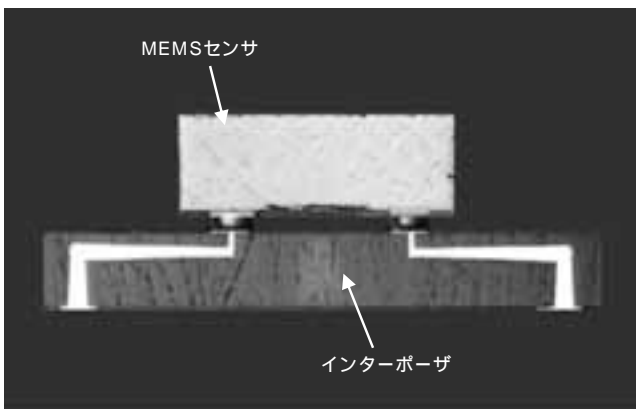


図 14 試作したインターポーザの断面写真
Fig. 14. Cross-sectional image of an interposer sample.

4.むすび

次世代の貫通配線技術として、基板内部を自由に配線することができるツール-3次元配線を開発した。作製した貫通配線は、電子デバイスパッケージへの応用に十分な気密性と電気特性を有していることを確認した。また実際にインターポーザへの応用が可能であることを実

証した。今後は高周波特性や信頼性など、実用化に向けた評価・検証を行う予定である

謝 辞

本研究の一部は、NEDO 高集積・複合 MEMS 製造技術開発プロジェクトのテーマとして、新エネルギー・産業技術開発機構 (NEDO) からの助成により実施したものであり、関係各位に感謝申し上げます

参 考 文 献

- 1) 石野:「チップ貫通電極を用いた LSI の積層技術」, エレクトロニクス実装学会誌, Vol.10, No.5, pp.386-390 2007
- 2) U. Kang, et al.: "8Gb 3D DDR3 DRAM Using Through-Silicon-Via Technology", Proc. of 2009 International Solid-State Circuits Conference (ISSCC), pp.130-132, 2009
- 3) T. Watanabe, et al.: "The Memory Packaging Strategy with Sophisticated 3D Technology", Proc. of 2009 International Conference on Electronics Packaging (ICEP), pp.7-12, 2009
- 4) 倉持ほか:「薄膜受動部品を内蔵した Si 貫通孔電極付パッケージ基板の開発」, エレクトロニクス実装学会誌 Vol.10, No.5, pp.399-402, 2007
- 5) J. Jozwiak, et al.: "Integrating Through-Wafer Interconnects with Active Devices and Circuits", IEEE Transactions on Advanced Packaging, Vol.31, No.1, pp.4-13, 2008
- 6) S. Yamamoto, et al.: "Wafer-Level Packaging Technology with Through-Hole Interconnections in Silicon Substrate", Proc. of ASME IPACK05, 73298, 2005
- 7) S. Yamamoto, et al.: "Through-Hole Interconnection Technologies in Si Substrate for Wafer Level Package", Proc. of 2006 International Conference on Electronics Packaging (ICEP), pp.259-264, 2006
- 8) 伊藤:「WLP 技術を応用した先端半導体パッケージ」, 電子材料, 2007 年1月号, pp.60-64, 2007
- 9) 藤田ほか:「フェムト秒レーザーの応用」, 応用物理, 第73巻, 第2号, pp.178 ~ 185, 2004
- 10) 緑川:「フェムト秒レーザーと物質の相互作用」, レーザー加工学会誌, Vol.8, No.3, pp.195 ~ 199, 2001
- 11) 三澤:「フェムト秒レーザーによる3次元超加工」, 機能材料, Vol.23, No.2, pp.44 ~ 51, 2003
- 12) W. Worwag et al.: "Copper Via Plating in Three Dimensional Interconnects", Proc. of 57th Electronic Components and Technology Conference (ECTC), pp.842-846, 2007
- 13) 山本ほか:「溶融金属吸引法により作製した Au-Sn 充填貫通配線」, 電気学会論文誌 E, 124, pp.1 ~ 6, 2004