

はんだバンプによる基板間接続

電子電装開発センター 北田 智史*1・圓尾 弘樹*1・関 善仁*1・宇波 義春*2
東北フジクラ株式会社 貫名 正人

Board-to-board Interconnection with Solder Bump

T. Kitada, H. Maruo, Y. Seki, Y. Unami & M. Nukina

FPC (Flexible Printed Circuit) を硬質配線板に接続する際に、従来、コネクタあるいはACF (Anisotropic Conductive Film) が一般的に用いられてきた。それらに代わる接続技術として、FC (Flip Chip) 実装などで用いられているはんだバンプに着目し、バンプによる基板間接続を開発した。この方法では、FPCの端子の上にバンプを形成し、リフローで接続する。評価用基板を製作した結果、コネクタの半分程度のエリアで接続することが可能となった。また接続部はR-F基板と同程度の信頼性を有していることが確認された。

Connectors and Anisotropic Conductive Film (ACF) method was already applied to board-to-board interconnection. In place of them, the authors have focused on board to board interconnection with solder bump, which has been used as Flip Chip (FC) bonding technology. A major advantage of this technology is that the Flexible Printed Circuit (FPC) is connected in the same solder reflow process with other surface mount devices. We have made trial products, and realized to connect FPCs in half area of connector. Furthermore, we have found that the reliability is same as R-F board.

1. ま え が き

携帯電話やデジタルカメラなどの電子機器の内部配線には、薄くて折り曲げ可能なフレキシブルプリント基板 (Flexible Printed Circuit, 以下FPCと記す) が多く使用されている。近年、携帯機器の小型化や可動部の増加にともない、FPCの使用比率はさらに高まっている。メインボードに使われる硬質基板にFPCを接続する場合、従来、コネクタあるいは異方性導電フィルム (Anisotropic Conductive Film, 以下ACFと記す) が利用されてきた。

一方、硬質基板とFPCを完全に一体化したりジッド-フレックス基板 (Rigid-Flex基板, 以下R-F基板と記す) も存在する。FPCが硬質基板の内層に挟まれるため、外側に接続部を必要としない。しかしながらR-F基板は製造工程が長く、特に層数の異なる硬質基板の組み合わせでは、その工程は複雑となる。

別々の硬質基板の間をFPCで接続すると、R-F基板と同等の構造の基板を製造することができる。R-F基板と比較して工程を簡略化することができ、また基板の外形や構造が制約されることは少ない。そこで、従来から用いられているコネクタやACF以外の接続方法として、BGA (Ball Grid Array) やFC (Flip Chip) などの半導体実装で用いられているはんだバンプ^{1) 2)}に着目し、基板間接続

に適用した。

2. 従来の基板間接続技術

コネクタによる接続は、FPCを繰り返して着脱できることが大きなメリットである。着脱の必要性がない場合でも、容易に基板間接続を行う方法として従来より広く利用されている。反対にデメリットは、コネクタが占める3次元的なスペースが電子機器の小型化の障害となることである。また現行のコネクタの最小ピッチは0.3mmのものが主流であるため、それよりも微細ピッチの端子を接続することができない。

コネクタ以外の接続方法としてACFを用いた方法があげられる。ACFは導電性粒子を含む熱硬化性樹脂のフィルムである。これを一方の基板の端子部に貼り、その上からもう一方の基板の端子を重ねて加圧する。すると、電極の面が向かい合うところに導電性粒子がはさまれ、それをかいして端子間の電氣的導通が確保される。またフィルムを硬化させて接続後に十分な強度を得ることができる。ACF工法のメリットは、微細なピッチの接続に適していることで、端子間のピッチが0.1mmでも接続可能である。しかしながらデメリットとして、導電性粒子が端子と接触しているだけなので接続部の抵抗値が高いこと、樹脂が硬化するためにリペアすることはほぼ不可能であることがあげられる。

*1 回路技術開発部

*2 回路技術開発部グループ長

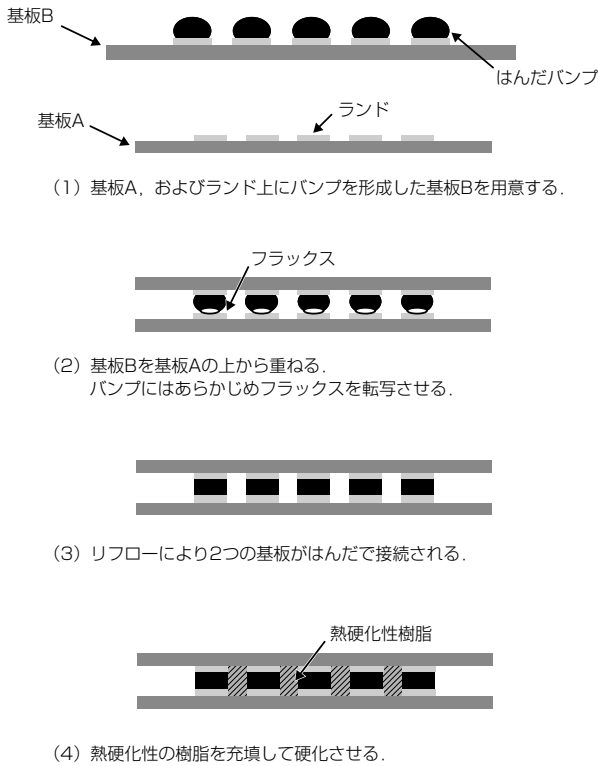


図1 はんだバンプを用いた基板間接続の工程
Process of interconnection with solder bump

3. はんだバンプを用いた基板間接続

3.1 特徴

はんだバンプによる基板間接続は、スクリーン印刷で一方の基板の端子上にはんだバンプを形成し、2枚の基板の端子部を重ねリフローで接続する方法である。FPCや硬質基板の表面にはSMT部品が実装されることも多い。そのため、リフローでFPCとSMTのチップ部品を一括して実装すれば、工程の簡略化が可能となる。また、導通を導電性粒子との接触に頼るACFと比べて、良好な接続抵抗を得ることができる。

3.2 接続の工程

はんだバンプを用いた接続の工程を図1に示す。一方の基板のランド電極上に半球状のはんだバンプを形成した後、バンプの先端にフラックスを転写させる。それをもう一方の基板のランドと向かい合わせて、リフローでバンプを熔融させて電気的導通を確保する。ICチップと異なりFPCには反りやうねりが生じ、端子間の幅にばらつきが発生するため、そのままでは接続不良が起きる。そのため2枚の基板を固定する際に、その幅をバンプの高さ程度に保つことができるようにした。また、接続部で十分な強度を確保するために、接続後に熱硬化性の樹脂を接続部に充填した。

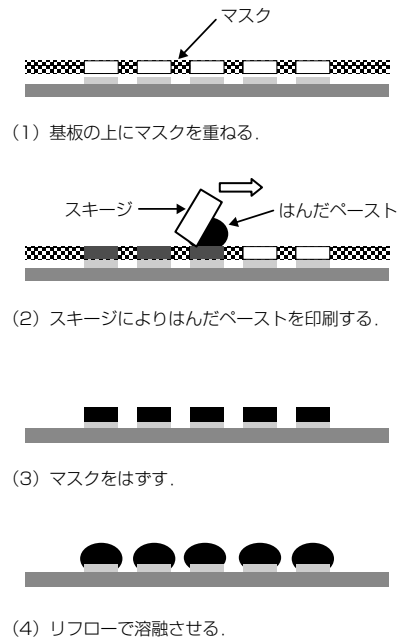


図2 はんだバンプの形成工程
Formation process of solder bump

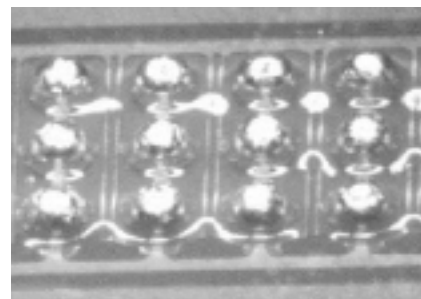


図3 はんだバンプの外観
Appearance of solder bump

4. はんだバンプ

4.1 バンプ形成の工程

バンプ形成の工程を図2に示す。まず、はんだペーストを印刷する部分を開口させたマスクを用意する。つぎに、基板の上にマスクを重ね、スキージにより一定の印圧とスピードで開口部にペーストを充填する。SMT部品を基板上に実装する場合と比較してマスクのアスペクト比が高い。アスペクト比とはマスク開口部の幅に対する高さの比のことで、この比が大きいとペーストが開口部に充填されにくい。そこで、はんだペーストの充填性を高めるために印圧を高めに設定した。印刷後、マスクと基板を離すことにより、ペーストが基板上に残り印刷が完了する。

ペーストの状態では、接続時に基板を重ね合わせた際にペーストが潰れ、隣接するペーストと接触してしまう。そこで、リフローで一度ペーストを熔融し、図3に示すような半球状のはんだバンプを形成させる。

4.2 バンプ内のボイド

一般的にバンプ内に含まれるボイドは接合強度の信頼性を低下させるので、その量は少ないほどよいとされている³⁾。ランド電極上に形成したバンプの内部をX線で観察した。その写真を図4に示す。色の濃い円形がバンプで、その内部にある色の薄い円形の部分がボイドに相当する。ボイドの発生原因を、端子表面の酸化銅とはんだペーストに含まれるフラックスが反応して水蒸気が発生し、それがバンプ内に取り残されるためと推測した。そこで、端子表面に防錆処理、およびPbフリーはんだのめっきをそれぞれほどこした。各処理の後にバンプを形成し、その内部をX線で観察した結果が図5である。図4と比較すると、防錆処理の場合では同程度の量のボイドが含まれていたのに対して、はんだめっきをほどこした場合にはほとんど含まれていなかった。これは、防錆処理をほどこしても表面に酸化被膜が残っているためと思われる。一方、端子がめっきで覆われるとフラックスは酸化銅と接触せず、水蒸気は発生しない。そのため、バンプ内にボイドが含まれなかったと考えられる。

5. 試 作 結 果

バンプの高さにばらつきが生じると接続不良が生じるため、リフロー後にバンプの高さを測定した。その結果を図6に示す。平均値に対してバンプ高さのばらつきが10%と良好であることが確認された。

基板間接続を行った状態の外観を図7に示す。直径0.45mmのランド電極をピッチ0.8mmで3列に配置した。30本の端子をはんだバンプにより接続する場合、接続部

の面積は同程度の本数の端子をコネクタで接続した場合の約半分となった。さらに、コネクタの高さが1mm程度であるのに対して、はんだバンプの高さは0.3mmであるので、接続後に占める高さを1/3程度にすることが可能となった。

接続後のバンプの断面写真を図8に示す。隣接するランド電極間でショートすることなく、上下の電極が良好に接続されていることがわかる。初期導通も良好であることが確認された。

接続部がR-F基板と同等の信頼性を有しているかを確認

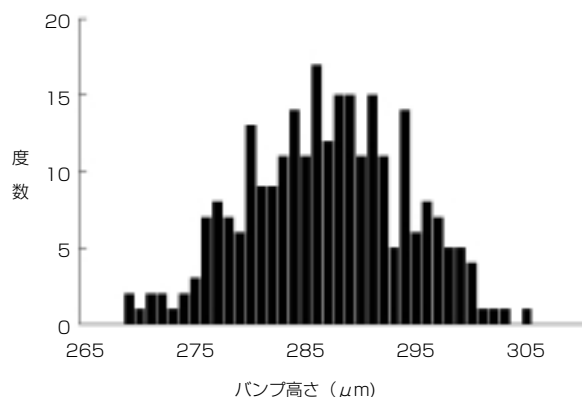


図6 バンプ高さのヒストグラム
Histogram of solder bump height

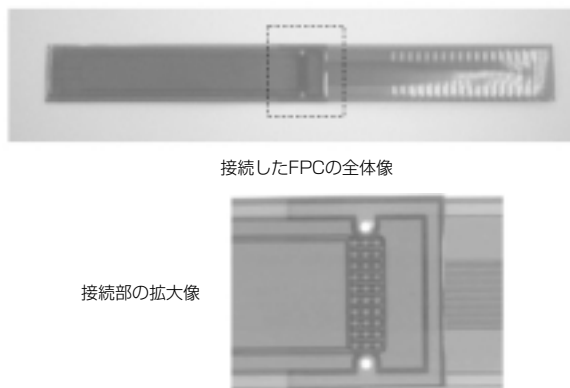


図7 接続後の外観
Appearance of FPC after interconnection



図4 ランド電極上に形成したバンプのX線観察
X-ray image of printed solder bump on Cu electrode

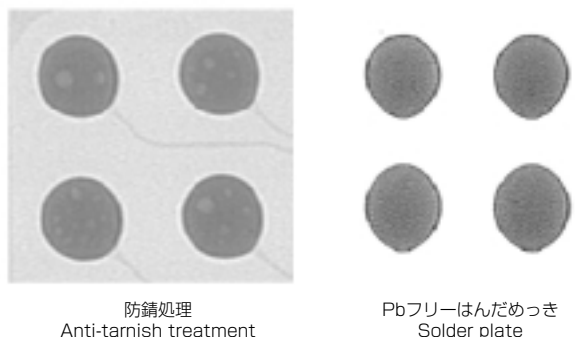


図5 ランド電極上に形成したバンプのX線観察
X-ray image of solder bump formed on Cu electrode

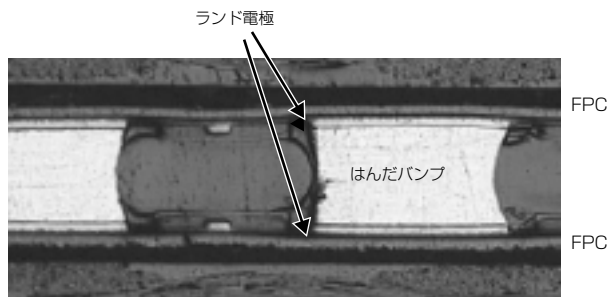


図8 接続後のバンプ断面
Cross section view of solder bump after interconnection

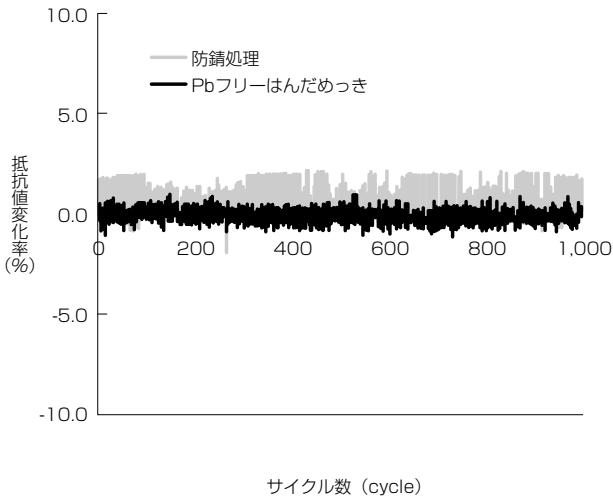


図9 ヒートサイクルと抵抗値変化率の関係
Relationship between heat cycle and ratio of difference in resistance

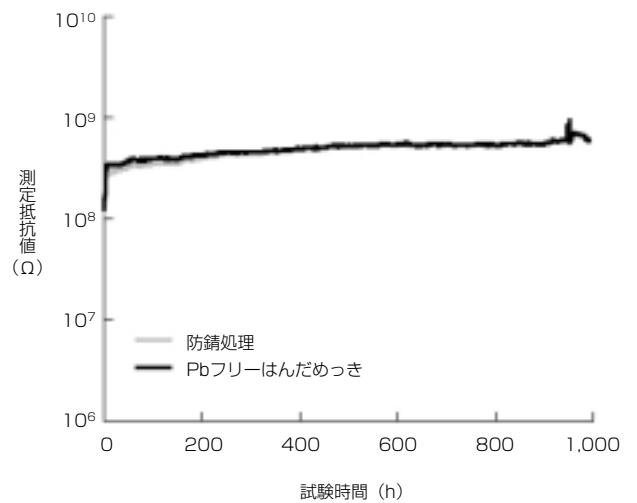


図10 高温高湿バイアス試験における試験時間と絶縁抵抗値の関係
Relationship between test time and insulation resistance in humidity test

するため、R-F基板の信頼性試験である熱衝撃試験（ $-25^{\circ}\text{C}/10\text{min} \leftrightarrow 125^{\circ}\text{C}/10\text{min}$, 1,000サイクル）および高温高湿バイアス試験（ $85^{\circ}\text{C}/85\%RH$, 50V, 1,000時間）を行った。ここでは、前述の防錆処理、およびPbフリーはんだめっきを、それぞれ端子の表面にほどこした基板を対象とした。それらの結果を、それぞれ図9および図10に示す。熱衝撃試験の結果、いずれの基板においても抵抗値はほとんど変化せず良好な結果が得られた。防錆処理のものはバンプ内にボイドが残留するが、今回の試験では、ボイドは接合強度の信頼性に影響を与えないことがわかった。また、高温高湿バイアス試験においても、試験終了まで絶縁抵抗値が $10\text{M}\Omega$ 以上と良好な結果が得られた。したがって、はんだバンプによる基板間接続が、R-F基板とほぼ同等な信頼性を有することがわかった。

6. むすび

ACF、コネクタに代わり、はんだバンプによって基板間接続を行う技術を開発した。層数、あるいはSMT部品の実装条件が異なる硬質基板を一体化するなど、既存のR-F基板よりも自由度は高くなる。そのために、基板間接続が有効な手法になるものと考えられる。

参考文献

- 1) 西山和夫：エレクトロニクス実装学会誌, MAY 2001, Vol.4, No.1, pp. 166-169
- 2) 稲葉ほか：フジクラ技報, 第103号, pp. 39-42, 2002
- 3) 仲田周次：これからのマイクロソルダリング技術, pp. 209-210, 1992, 工業調査会