

高密度貫通配線を有するシリコン基板

横浜国立大学 澁谷 忠弘・于 強
電子デバイス研究所 中村 裕成・和田 英之・糸井 和久
山本 敏・末益 龍夫・滝沢 功*

High Density Through-hole Interconnections in Silicon Substrates

T. Shibutani, Qiang Yu, H. Nakamura, H. Wada, K. Itoi, S. Yamamoto,
T. Suemasu & T. Takizawa

次世代のパッケージ技術として、シリコン基板に貫通配線を形成する技術が注目されている。当社では、イメージセンサやマイクロミラー等のMicro Optical Electro-Mechanical System (MOEMS) への応用を目的として、高密度貫通配線を有するシリコン基板の試作と、基本的な特性の評価を行った。さらに、有限要素法を用いて貫通配線の構造解析を行った結果、充填金属とシリコン基板との間にはクラックの原因となるような高い応力は発生しないことが判明した。

Forming technology of through-hole interconnections in a Si substrate has attracted much attention as next-generation packaging technology. We demonstrated through-hole interconnections in a Si substrate and evaluated their basic characteristics, which can be applied to image sensors or Micro Optical Electro-Mechanical System (MOEMS) such as micro mirror. In addition, we analyzed stress distributions of the through-hole interconnections by Finite Element Method. The result showed that the estimated stress value was so small and would cause no crack in through-hole interconnections.

1. ま え が き

LSIのさらなる高速化、高密度化を目指した3次元積層実装技術において、シリコン基板に貫通配線を形成する技術は、最も重要な要素技術の一つであると考えられる^{1) 2) 3)}。一方で、Micro Electro Mechanical System (MEMS) 技術を応用した電子デバイスや光デバイスにおいても、シリコン基板に貫通配線を形成することで、それらデバイスの高機能化、小型化が達成できる。これらの背景のもと、われわれは、シリコン基板にアスペクト比の高い貫通配線を形成するための要素技術を研究してきた。シリコン基板に貫通配線を形成する場合、大きく分けて3つのプロセスが必要となる。最初にシリコン基板に微細孔を形成する技術、次に孔壁に絶縁層を形成する技術、さらに形成した孔に対して金属を充填する技術である。微細孔を形成する技術としては、Deep Reactive Ion Etching (DRIE) やレーザ、また、特にアスペクト比の大きい孔を形成する技術として、Photo Assisted Electro-Chemical Etching (PAECE)^{4) 5)}を検討した。絶縁層の形成には、熱酸化、またはPlasma Enhanced Chemical Vapor Deposition (PECVD) を用いた。金属を

充填する技術に関しては、独自の技術として熔融金属吸引法を開発した。これらの技術を用いて、実際にシリコン基板に高密度の貫通配線を形成した。本報告では、シリコン基板への貫通配線の形成方法や、試作した貫通配線の基本特性、さらに有限要素法を用いて貫通配線の構造を評価した結果について詳しく述べる。

2. シリコン基板への貫通配線形成方法

2.1 作製プロセス

図1に、本研究で試作した貫通配線のプロセスフローを示す。はじめに、4インチ、厚さ500 μm 、面方位(100)のシリコン基板に、DRIEにより孔径30 μm 、深さ350 μm の微細孔を形成した。微細孔の数は、1チップあたり84本、4インチ基板全体では18,648本になる。次に、熱酸化により、基板表面に厚さ約1.2 μm のシリコン酸化膜を形成した。さらに、熔融金属吸引法により、微細孔内部に金属を充填した。充填金属としては、金(80wt%)-スズ(20wt%)を選択した。金属充填後、微細孔を貫通配線化するために、基板の両面を機械的に研磨した。この際、基板表面の酸化膜も一緒に研磨されてしまうため、研磨後の基板表面に再度酸化膜を形成した。この酸化膜形成

*1 グループ長

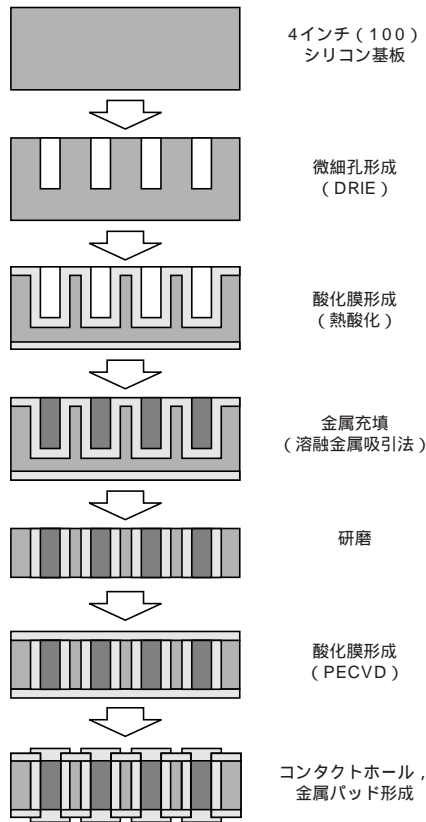


図 1 貫通配線のプロセスフロー

Schematic process flow to form through-hole interconnections

は、すでに孔内に充填されている金 - スズが再溶融しないように低温で行う必要があるため、PECVDを用いた。本研究では、反応ガスとしてTetraethylorthosilicate (TEOS)を用い、200 °Cの条件下で基板表面に約1 μmのシリコン酸化膜を形成した。最後に、充填金属上の酸化膜を取り除き、金属パッドを形成して貫通配線が完成した。

2.2 溶融金属吸引法による金属充填

微細孔に金属を充填する技術としては、これまでメッキによる銅の充填が報告されている⁶⁾。しかしながらメッキによる金属充填では、充填後の金属内部にポイドが発生する、また、プロセス時間が長いなどの問題が指摘されている。そこでわれわれは、溶融金属吸引法という新たな金属充填方法を開発した。この方法は、チャンバ内における圧力差を利用して、一度に多数の微細孔に溶融した金属を充填するものである。メッキと比較して、はるかに短い時間で高アスペクト比の微細孔に金属を充填できるという優れた特徴を有している。しかしながら、真空中で溶融した金属を充填するため、充填する金属としては、次のような性質が要求される。

- (1) 溶融した金属が蒸発しないように、融点近傍での蒸気圧が低いこと
- (2) 充填した金属が収縮してポイドができたり抜け落ちたりしないよう、凝固収縮率が小さいこと
- (3) 充填した金属を貫通配線として用いるために、金属

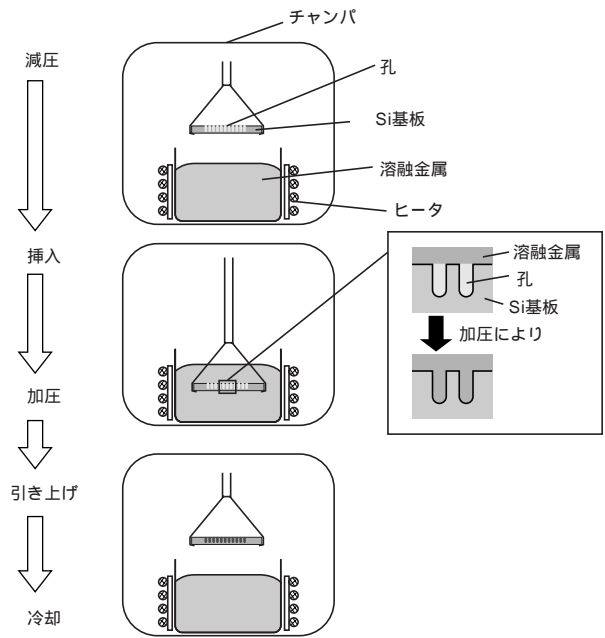


図 2 溶融金属吸引法のプロセスフロー
Process flow of Molten Metal Suction Method

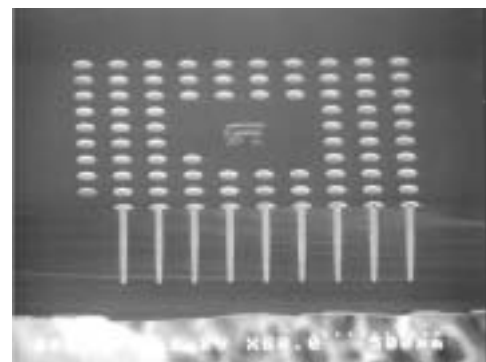


図 3 金属充填後の微細孔の断面
Cross sectional view of through-hole interconnections in a Si substrate

の固有抵抗が低いこと

- (4) シリコン基板上の素子にダメージを与えない温度で充填できるよう、融点が400 °C以下であることなどが求められる。これらのことを考慮した上で、インジウム (融点156 °C)、スズ (融点232 °C) および金 - スズ合金 (融点283 °C) などが充填できることを確認した。

図2に溶融金属吸引法のプロセスフローを示す。50Pa程度まで減圧したチャンバ内において、微細孔を形成したシリコン基板を、溶融金属槽の中に浸漬する。約1分間浸漬した後、N₂ガスによりチャンバ内の圧力を大気圧に戻す。この時、微細孔内部とチャンバ内とに圧力差が生じるため、その圧力差によって溶融金属が孔の中に吸引充填される。その後、溶融金属槽から基板を引き上げ、冷却して充填作業は終了する。図3に、溶融金属吸引法を用いて、金 - スズを充填した微細孔の写真を示す。孔径30 μm、深さ350 μmの微細孔に、ポイドもなく先端まで均一に充填されていることがわかる。

3. 貫通配線の特性評価

3.1 電気特性

今回試作した貫通配線基板は、ウエハ面内に18,000本以上の貫通配線が形成されているため、これらの貫通配線を個々に検査することは大変時間がかかる。また、チップごとでの良否を判断する場合、チップ内の84本すべての貫通配線を同時に検査できるほうが効率的である。そこで、図4に示すようなデージーチェーンを基板の表裏に作製し、1チップ84本を一括につなぎ電気特性を評価した。

図5に、実際の測定により得られた抵抗値と計算により求めた設計値のグラフを示す。横軸は貫通配線の本数を表している。84本合計での抵抗値は15.6 Ωであり、設計値6.8 Ωと比較して約2.3倍であった。貫通配線1本あたりに換算すると、0.1 Ω程大きいことになる。抵抗値が大きいことの原因としては、充填金属と金属パッドとの接触抵抗が考えられる。一方、すべての貫通配線は互いに電気的に独立で、かつシリコン基板に対しても絶縁が確保されていることを確認した。貫通配線とシリコン基板間の絶縁耐圧は500V以上であった。

3.2 貫通配線の気密性

貫通配線をMEMSデバイスなどに適用する際、一部のデバイスでは貫通配線部における基板表裏の気密性を要求するものがある。そこで、図6に示すサンプルを製作し、MIL-STD-883Eに基づいたラジフロリーク試験を行い、貫

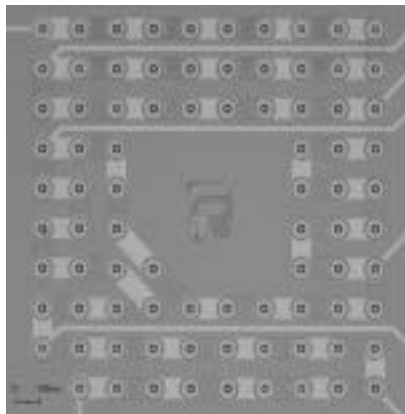


図4 デージーチェーン回路
Daisy chain circuit

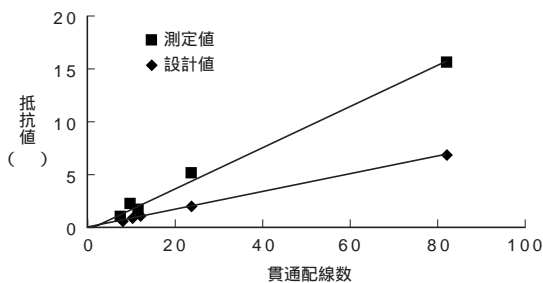


図5 貫通配線の本数と抵抗値の関係
The relation between resistance and number of through-hole interconnections

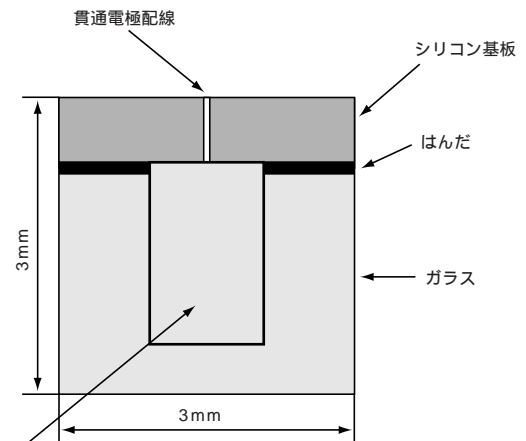
通配線部の気密性を評価した。2気圧のKr-85/N₂混合ガス内にサンプルを15時間放置した後、シンチレーションカウンタでサンプルのキャビティ内に浸入したKr-85を計測した。その結果、測定限界である 1×10^{-15} Pa·m³/secを示し、作製した貫通配線が高い気密性を有していることを確認した。

3.3 有限要素法による貫通配線部の応力解析⁷⁾

溶融金属吸引法による金属充填では、シリコン基板に形成された微細孔内で溶融金属が凝固し、室温まで冷却される。そのため、シリコン基板と充填金属との間に大きな歪みが残ることが心配された。そこで、貫通配線とシリコン基板との間に発生する応力を有限要素法により解析した。解析対象は、厚さ370 μmのシリコン基板に形成された貫通配線とし、配線寸法は一辺20 μmの正方形、基板表面および孔壁には1 μmのシリコン酸化膜が形成され、配線金属として金(80wt%) - スズ(20wt%)が充填されている。解析に用いた材料の物性値を表1に示す。解析ソルバにはANSYS (Version 5.6.1)を用い、各材料は等方弾性体を仮定した。初期温度として金 - スズの融点(280 °C)を設定し、室温(20 °C)まで冷却した際に発生する応力を求めた。

3.3.1 単一配線の場合

貫通配線の基本的な構造特性を理解するために、はじめにシリコン基板に1本の貫通配線が形成された場合について解析を行った。解析結果を図7に示す。配線/シリコン酸化膜/シリコン界面近傍、特に配線角部に応力が集



キャビティ：0.8mm × 2mm

図6 ラジオアイソトープリークテスト用試料の断面図
Schematic cross sectional illustration of a specimen for radioisotope leak test

表1 材料物性
Material properties

材 料	ヤング率 (GPa)	ポアソン比	線膨張係数 (ppm/°C)
金 - スズ (20wt%)	57	0.4	16
シリコン	170	0.25	2.8
シリコン酸化膜	66	0.25	2.3

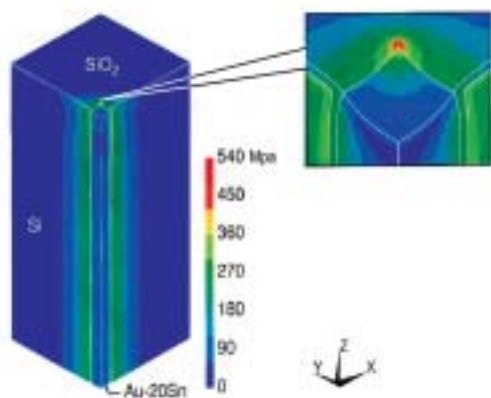


図7 応力分布
Stress distribution

中している。シリコンおよびシリコン酸化膜内に発生する相当応力は最大約600MPa、その影響域は20 - 30 μm 程度であった。一般にシリコンおよびシリコン酸化膜の降伏応力は5 - 6GPa程度であり、それと比較すると約1/10程度と小さく、塑性変形はほとんど発生していないと考えられる。また、角部の応力集中場はシリコン内における転位発生などの要因となり得るが、その値はシリコン単結晶について報告されている例⁸⁾と比較しても十分に低い値となっているため、転位を起点としたクラックなどの発生の可能性は低いと考えられる。

3.3.2 複数配線の場合

次に配線間隔を81, 162, 324 μm と変化させて、基板内に複数の貫通配線がある場合について解析を実施した。その結果、配線間隔が324, 162 μm の場合は、単一配線の場合とほぼ同じ応力分布が現われ、貫通配線相互の干渉はほとんどなかった。一方、配線間隔が81 μm の場合においては、応力のピーク値が単一配線に比べ約10%程度

上昇した。これは、集積度があがることによって配線形成部と周囲の基板との間の変形差が大きくなることに起因している。

4.むすび

次世代パッケージ技術のキーテクノロジーである高密度貫通配線をシリコン基板に形成し、基本特性の評価を行った。その結果、すべての貫通配線は互いに電氣的に独立で、かつシリコン基板に対する絶縁耐圧は500V以上であり、ラジオアイソトープによるリーク試験の結果、測定限界以下の優れた気密性を有することを確認した。また、貫通配線とシリコン基板間に発生する応力を有限要素法により解析した結果、クラックを発生させるほど高い応力は発生しないことがわかった。今後は、貫通配線の信頼性（ヒートサイクル、高温高湿、ヒートショック）と高周波特性の評価、さらに実用化へ向けた量産技術の検討を行う予定である。

参考文献

- 1) N. Mashino, et al.: Proc. of MES2001, pp.327-330, 2001
- 2) K. Okumura, et al.: Proc. of SSDM, pp.312-313, 2002
- 3) H. Yamada, et al.: Proc. of MEMS2001, pp.14-17, 2001
- 4) T. Takizawa, et al.: Proc. of The Seventh International Micromachine Symposium, pp.181-186, 2001
- 5) T. Takizawa, et al.: Proc. of The Fifteenth IEEE International Conference on Micro Electro Mechanical Systems, pp.388-391, 2002
- 6) K. Kondo, et al.: Proc. of MES2001, pp.95-98, 2001
- 7) H. Nakamura, et al.: Proc. of ICEP2003, pp.314-319, 2003
- 8) 太田, 三浦, 北野: 材料, Vol.45, No.12, pp.1322-1327