

一括積層ポリイミドIVH多層配線板

電子デバイス研究所 中尾 知^{*1}・渡辺 太郎^{*2}・岡本 誠裕^{*2}・黒坂 昭人^{*3}
電子部品開発センタ 伊藤 彰二^{*4}

IVH Multi-layer Printed Circuit Board Laminated with Polyimide Films

O. Nakao, T. Watanabe, M. Okamoto, Dr. A. Kurosaka & S. Ito

ポリイミド系樹脂フィルムを用いた多層配線板は、高密度実装への適合性に加え、良好な高周波・高速伝送特性が注目されている。当社は、独自の製法を採用してきわめて安価に製造できる可能性を持った、次世代電子機器や半導体パッケージ用IVH多層配線板を開発した。この配線板はポリイミド系接着材を用いて回路形成したフィルム基材を一括積層することを特徴とする。ビアを直列に配置したデージーチェーンを有する2層および3層の配線板を作製し、回路の抵抗値およびそのリフロー耐熱性を評価した。

Multi-layer circuit boards, laminated with polyimide films, possess useful performance which make not only high density easier in surface mounting, but also signal processing more adaptable for high frequency and high-speed transmission. We have developed a new manufacturing method for the multi-layer boards. The method has beneficial features from viewpoint of process cost, because the boards having IVH structure are able to be manufactured by putting together a single circuit board and the others in one lump. The single board is composed of copper circuit layer, insulating and adhesive polyimide layer. Using multi-layer test circuit boards prepared by the new method, we have been evaluating resistance at IVH portion, reliability for solder reflow and so on.

1. ま え が き

プリント配線板の多層化は、機器の小型・高機能化に不可欠な技術である。配線板の回路を多層化して3次元構造とすることにより、部品の実装密度を飛躍的に高めることができるばかりでなく、半導体デバイスやチップ部品間を最短距離で接続できることから、近年高速伝送の障害となってきたプリント板配線における損失やEMI (Electro Magnetic Interference) の問題を大幅に低減できる。

従来の多層配線板にはセラミックまたはガラスクロス入り樹脂が絶縁層として用いられており、前者は半導体モジュールに、後者は携帯電話やパソコンなどに採用されている。各層間はスルーホール技術によって電気的に接続されており、より高密度な実装が要求される一部の製品にはIVH (Interstitial Via Hole) 技術も適用されている。

図1に示すように、プリント配線板の多層化技術は高密度実装の要求を満たすためスルーホールタイプから

IVHタイプまたはビルドアップタイプに変遷しつつある。スルーホールは回路を形成した各々の層を貼り合わせた後、全層を貫通する穴をあけて穴内壁にめっきを施すことにより各層の回路を電気的に接続する、最も一般的な層間接続技術である。スルーホールでは全層の層間接続加工を同時にできる点で優れているが、その直上には部品を配置できないことや隣接内層間を接続するときも全層に穴をあける必要があるため、回路の設計に制約があると同時にデッドスペースも多くなる欠点を持っている。

IVHは積層前に隣接層間に開けた穴に導電性材料を充填して隣接層同士を接続する技術で、必要な部分のみに層間接続穴を有し、かつIVH上にも部品を搭載できる点でより高密度化に適している。代表的な製品例として半硬化樹脂基材にレーザで穴をあけ、導電性樹脂を充填して銅箔と交互に積層する全層IVH基板¹⁾があり、主に携帯電話用として広く使われている。

半導体パッケージなどの用途、特に狭ピッチかつ多ピンであるプロセッサなどのデバイスを実装する方法として、ガラスクロス入り樹脂基板をベースにしてその表裏面に絶縁樹脂層と導体層を交互に積み上げてゆくビルドアップ法²⁾が用いられている。ビルドアップ法は微細な回路形成に適し、貼り合わせ法に比べ層間のアライメン

*1 マイクロデバイス開発部グループ長

*2 マイクロデバイス開発部

*3 マイクロデバイス開発部長 (工博)

*4 プリント回路開発部

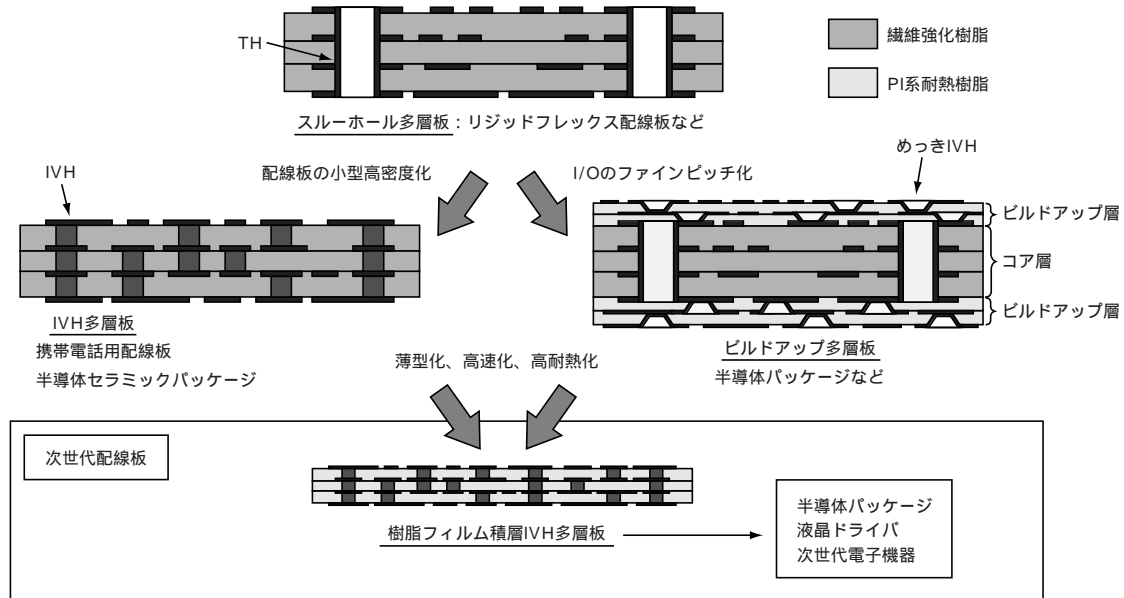


図1 多層化技術の変遷
Progression of technology for multi-layer board

ト精度も高くできる反面，工数が多く歩留りが低くなりがちなため製造コストが高く，その適用範囲は限られていた。

以上述べたような動向を踏まえ，当社は狭ピッチかつ多ピンの半導体デバイスの搭載が可能な多層配線回路を有し，製造コストを低くおさえることも可能なプリント配線板として，ポリイミド系フィルムを絶縁層および接着層とした一括積層IVH多層配線板を開発した³⁾。

2. 樹脂フィルム積層配線板

近年，ポリイミドに代表される耐熱フィルムを積層したIVH多層配線板の開発が盛んにおこなわれるようになってきており，その理由として以下のようなプリント配線板への要求がある。

1. 鉛フリーはんだの採用に対応した樹脂に対する高耐熱化
2. セラミック，ガラスクロス入り樹脂に比べ高周波伝送における低損失化
3. 配線板全厚の薄型化，ビアの小径化に対応した基材の薄厚化，高強度化
4. ビルドアップ法に代わるファインピッチ多層化プロセスの低コスト化

上述の要求を満たす多層配線板は種々の材料・製法によって開発が進められており，ビア材料を例にとっても銀または銅ペースト，焼結金属，はんだ，めっき膜など多種多様にわたっている。層間の接着には主としてポリイミド系などの熱可塑性樹脂が用いられている。フィルムを積層した多層配線板として最近の代表的な開発例を紹介すると次のようになる。

複数の両面配線板をはんだによるビアで接続して多層化する工法⁴⁾⁵⁾は既存の両面FPC製造技術を生かしつつ，ビアに熔融金属を用いることにより信頼性の高い配線板

を提供している。また熱可塑性樹脂と銅箔を貼り合わせた基材の樹脂部のみレーザで穴をあけ，導電性材料を穴に充填後，複数層を一括で熱プレスして多層化する配線板⁶⁾では，導電性材料に低温焼結タイプの金属粉を用いることにより，高温でのプロセスを可能にして接続の信頼性を高めている。同配線板では前述の材料構成により，再加熱による熱可塑性樹脂と金属の分離を可能にすることでスクラップ材のリサイクルを容易にできる特徴がある⁷⁾。

3. 一括積層ポリイミドIVH多層配線板の構造と特徴

当社の開発した一括積層多層配線板は，片面銅貼り積層板（片面CCL: Copper Clad Lamination）に回路形成したのち，ポリイミド系接着材をかいして積層した全層ポリイミド構造となっており³⁾，材料の熱機械的特性と加熱・加圧プロセスを選択・制御することにより，層厚が異なる場合でも表裏の対称性を必要とせず積層できることを特徴としている。絶縁層，接着層に用いたポリイミド系樹脂の誘電特性を代表的な絶縁材料と比較して表1に示す。表1より本多層板に用いた材料は低い誘電率および誘電損失を両立していることがわかる。図2に示すロードマップ⁸⁾からプリント配線用絶縁材料に対する低誘電率化への要求は強くなり，従来用いられてきたガラスクロス入り樹脂基板の代表的な材料であるFR-4は，すでにこの要求を満足できなくなっていることがわかる。

層間の接続にはIVHを採用して，自由度の高い高密度配線を可能にしている。IVHの電氣的接続には金属フィラを含有した樹脂ペーストを用いているが，プロセスの簡略化と安定な接続を両立させるため，その構造と製法に特徴がある。前述の目的を達成するために，図3に示すType A,B 2種類のIVH構造を検討した。Type Aの場

表 1 プリント配線板絶縁材料の誘電率・誘電損失
Dielectric properties of insulator material

絶 縁 材 料	比誘電率	誘電損失
セラミック (アルミナ)	7.8	0.001
ガラスエポキシ (FR-4, 5)	4.7	0.02
BTレジン (ビルドアップ樹脂)	3.5	0.003
ポリイミド絶縁層	3.5	0.003
ポリイミド系接着剤	3.4	0.01

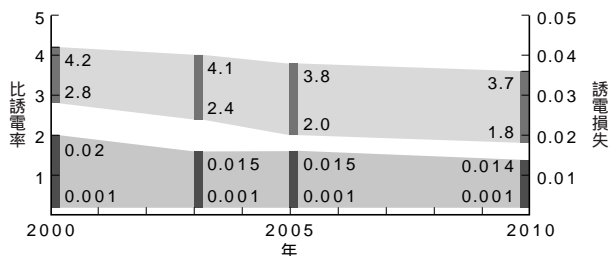


図 2 有機絶縁材料に要求される誘電率・誘電損失 (JEITAロードマップ)

A road-map for dielectric properties of insulator material

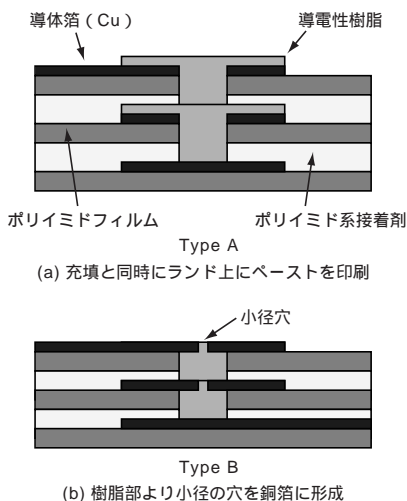


図 3 Type AとType BのIVH構造

Schematic view of Type A and Type B IVH structures

合、銅箔と絶縁層をとともに貫く貫通穴に導電性樹脂を充填すると同時に、銅箔上にも導電性樹脂のランドを形成して導電性樹脂と銅箔との接触を確実なものとしている。一方、Type Bでは、絶縁層のみ穴を貫通させたのち銅箔の一部に絶縁層より小さな径の穴をあけた「小穴付IVH」構造としている。小穴の存在により絶縁層側から導電性樹脂を注入する際に、大気中においても穴中に気泡を残留させることなく確実に樹脂を充填することができるようになった。本報ではType Bを中心にその製造方法と評価結果を報告する。

4. 作 製 方 法

作製方法のプロセスフローを図4に示す。片面銅貼り積層板にエッチング加工を施し、各層の回路を形成した。本試作に用いた材料はポリイミド絶縁層厚38μmの接着剤レス2層CCLである。回路形成工程において同一材料

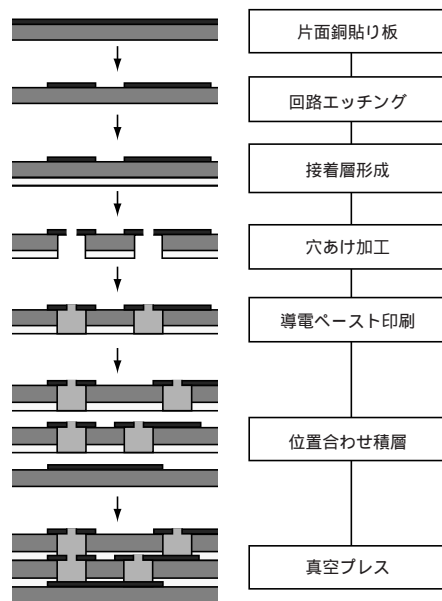


図 4 作製プロセス

Process flow of our manufacturing method

シート上にすべての層の回路を同時に形成することにより、多層配線板を構成する各々の層における材料ロットおよび加工ロットの条件をそろえることができる。層間を接合するためのポリイミド系接着剤層を回路の反対面に形成したのち、レーザ加工により絶縁層、接着剤層に所定の径のIVHを開口し、さらに残った銅箔中心部に小穴を貫通させた。穴加工にはUV-YAGレーザを用い、IVH径を100μm、小穴径を20~30μm前後とした。スクリーン印刷を用いてレーザ加工した穴に導電性ペーストを充填した。銅回路およびIVHを形成した各層の配線板について導通および断線をチェックしたのち、キュアプレス装置により積層・接合させた。層間のアライメントは、レーザ加工により形成したアライメントホールにピンを挿入した状態で加熱・加圧をおこなうことにより整合させた。

以上述べたように、各層の加工を同時に進めるとともに、積層前に不良品を排除したのち一括でプレスすることにより、ビルドアップ法や逐次積層法に比べ工程を大幅に短縮できると同時に高い歩留りを達成できる可能性がある。多数の回路を一括で積層するためには、面内や厚さ方向で温度と圧力をいかに均一に保持しながら接合を進めるかが鍵となる。

5. 作製した多層配線板の評価

5.1 サンプルの外観

最下層をCCLとして接着材付き回路層を積層し、2層および3層配線板を作製した。図5に作製した配線板の外観を示す。多層板の全厚は2層の場合約0.1mm、3層では0.16mmで、図5に示すように可とう性を有している。Type AおよびType BのIVH構造で作製した3層板のビアオンビア部分の断面を図6に示す。Type Aのビア径は200μm、Type Bでは100μmに設定している。Type Aで

は、導電性樹脂の印刷部分を含めた回路の凹凸に追従させるため、接着層をType Bに比べ厚めに形成した。一括積層におけるフィルム材のピンアライメントでは、アライメント穴のクリアランスやフィルム材の変形が層間の

ズレの原因となる。本サンプルでは最大70 μm のずれが観測されたことから、100 μm を下回るビアの微細化に対応するためには、より高精度なアライメント方法の開発が必須であると言える。

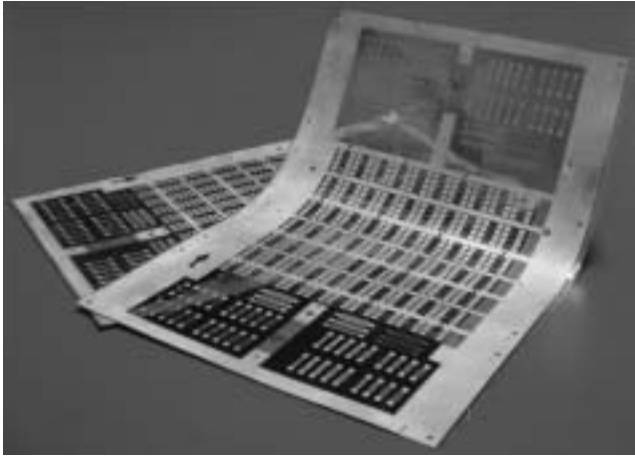


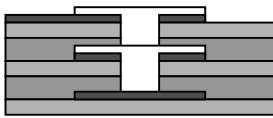
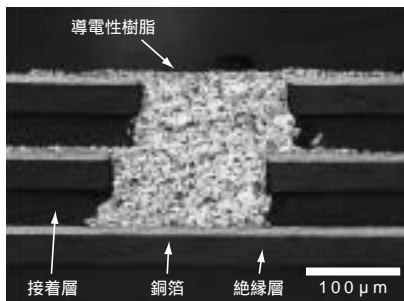
図5 作製した評価用多層配線板
Appearance of multi-layer boards for reliability test

5.2 ビアの接続抵抗

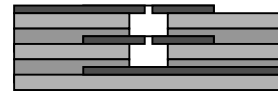
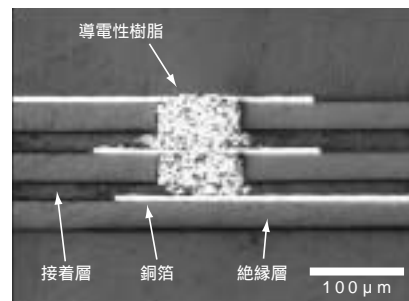
抵抗測定用としてビアを直列に接続したデージーチェーンを有する2層配線板を作製し、1ビア当たりの抵抗を求めた。図7に、抵抗およびリフロー耐熱性評価に用いたデージーチェーン部の断面を示す。本抵抗値は、アドバンテスト製デジタルマルチメータR-6551を用い4端子法によって測定した。10ビア直列回路の測定値から推算した銅箔との接触抵抗を含むビア導電性ペースト部の抵抗値は4 $\text{m}\Omega$ となり、導電性樹脂メーカーが公表しているペーストの導電率データから算出した値と一致した。このことは、銅箔と導電性ペーストとが良好な電気的接続をしていることを示している。

5.3 接続抵抗の耐熱性

熱履歴を加えたときの回路抵抗の変化を調べた。耐熱



(a) Type A



(b) Type B

図6 2種類のIVH構造の断面
Cross-sectional view of IVH structure for Type A and Type B

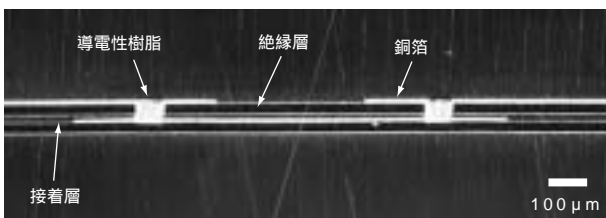


図7 評価用デージーチェーンの断面
Cross-sectional view of daisy-chain test element

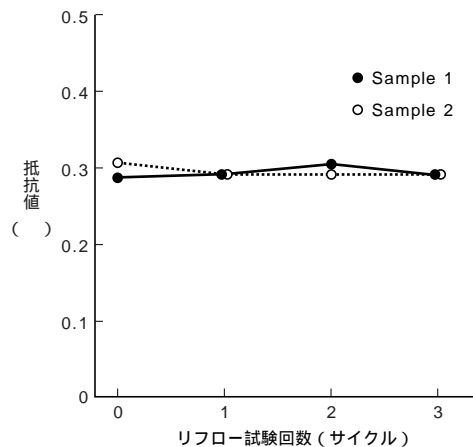


図8 繰り返しリフロー試験結果
Results of reflow-cycle test

性の目安として、はんだバンプ形成および接続のリフロープロセスを経ることを想定して240℃で10秒の熱履歴を3サイクル印加し、テスト回路の抵抗値変化を測定した。加熱にはプログラム式熱風循環リフロー炉を用い雰囲気は大気中とした。図8にリフロー回数に対する10ビア直列デジチェーンテスト回路の抵抗値変化を示す。3サイクルまでの抵抗変化は10%以内で、IVHに対するリフロー耐久性を確認した。

6.むすび

これまで述べてきたように、当社は、絶縁層および接着層がポリイミド系樹脂からなる多層配線板の新しい製造方法を考案し、実際にそのIVH多層配線板を一括積層法によって作製した。その結果、本製造方法で上述構造の多層配線板の製造が可能であることを確認できた。しかしながら、今後の発展をはかるうえで、そこにはいくつかの課題があることも明らかになった。特に一括積層配線板の場合、加工精度を維持させる上で最大の障害となるのが積層時のアライメントである。図9に、電子情

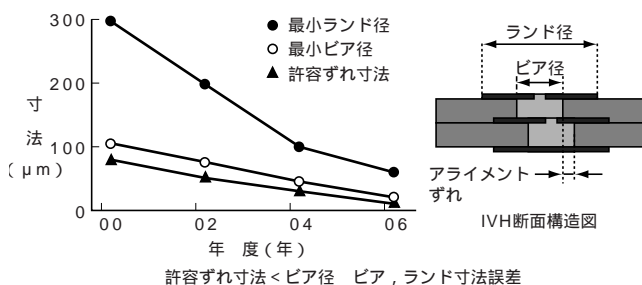


図9 ビア寸法のロードマップ
A road-map for design rule of via hole

報技術産業協会によるビア寸法のロードマップ⁸⁾を示すが、すでに最先端機器では100μm以下のビアが求められており、04年度には50μmまで微細化が進むと予想されている。したがって、本開発においてもアライメント精度をさらに高めることにより50μm以下の微小ビアに対応してゆく予定である。加えて、環境試験や信頼性試験などの評価結果を参考にしながら、構成材料や製造プロセスの改良を続け、21世紀初頭におけるプリント配線板の高密度実装や高機能化に対応したい。

参考文献

- 1) 中谷, 岡野, 小川: 全層IVH構造を有する樹脂多層基板「ALIVH」, 電子材料, 10月号, pp.52-58, 1995
- 2) たとえば高木: ビルドアップ多層基板の各種製造方法とその特徴, 電子材料, 10月号, pp.11-23, 1999
- 3) 伊藤, 岡本, 樋口, 中尾: 銅箔付きポリイミドからなる一括積層のIVH多層配線板, 第16回エレクトロニクス実装学術講演大会予稿集, pp.31-32
- 4) 井上, 杉本, 長沢, 寺田, 中村: 低熱膨張性多層基板の開発, NITTO TECHNICAL REPORT, Vol.36, No.1, 1998
- 5) 中村, 馬場, 福岡, 谷川: 新規はんだ接続技術を用いた一括積層型オールフレキシブル多層回路基板, 第16回エレクトロニクス実装学術講演大会予稿集, pp.89-90
- 6) 花井, 小島, 近藤: 既成概念変える樹脂多層基板技術が登場仕様に合わせて一括製造, 日経マイクロデバイス, 12月号, pp.196-199, 2001
- 7) 上村, 近藤, 山田, 榎場: PALAP基板を用いたプリント基板リサイクルシステムの検討, 第16回エレクトロニクス実装学術講演大会予稿集, pp.69-70
- 8) 日本実装技術ロードマップ評議会編: 2001年日本実装技術ロードマップ, 電子情報技術産業協会監修