

ウエハレベルMEMSパッケージング

電子デバイス研究所 猿田正暢¹・和田英之¹・富田道和¹
松丸幸平¹・末益龍夫²・橋本廣和³

Wafer Level MEMS Packaging

M. Saruta, H. Wada, M. Tomita, K. Matsumaru,
T. Suemasu & H. Hashimoto

モバイル機器の高性能化に伴い、電子デバイスのさらなる小型化、薄板化が盛んに検討されている。半導体ICのウエハレベルパッケージングもその技術の一つであるが、当社ではさらにMicro Electro-Mechanical Systems (MEMS) 加工技術によって形成したシリコン貫通配線を組み合わせることで、イメージセンサやMEMSデバイスなど、特殊機能を有するデバイスのウエハレベルMEMSパッケージングを可能にした。本研究では実デバイスを模擬して、イメージセンサやMEMSデバイスが必要とする空隙（キャピティ）を8インチウエハ上に高さ20 μmで形成し、ガラスを貼り合わせたサンプルを試作した。ウエハは厚さ200 μmで、直径80 μmの貫通配線を形成している。また、試作プロセスを最適化することにより、はんだリフロー工程を除く全工程で150 °C以下の低温化を達成した。

A further miniaturization of various electronic devices has been actively examined to make the mobile equipments device more efficient. The wafer level packaging of semiconductor ICs was one of the packaging technologies to realize smallest package. Fujikura enabled new wafer level MEMS packaging for electronics devices that had some special functions such as image sensors and MEMS devices by combining through-hole electrodes in a silicon substrate formed by the MEMS processing. In this paper, bearing actual devices in mind we have made the package sample with a cavity height of 20 μm that imagers or MEMS devices needed, by bonding a glass on a 8 inches Si wafer. The glass thickness of this sample is 500 μm, that of the Si wafer is 200 μm and a diameter of through-hole electrodes is 80 μm. By optimizing all processes, we have successfully attained the process temperature of 150 degrees C or less in all processes except the solder reflow process.

1. ま え が き

昨今の携帯電話や携帯情報端末（PDA）、デジタルカメラなどのモバイル電子機器は、その携帯性や軽量化が大きな市場ニーズとなっている。そのため搭載される半導体ICなどの各チップはさらなる小型・薄型化が必須である。また圧力センサ、加速度センサなどに代表されるMicro Electro-Mechanical Systems (MEMS) デバイスや、CCDやCMOSイメージセンサなどの各種デバイスを搭載した、高機能電子機器が開発されている。しかしそれらの機能デバイスは駆動部分や感応部分を有した繊細な製品であるため、パーティクル等による汚染を嫌う。したがって一般的には完成したデバイスウエハをパーティクルの付着に注意しながら慎重にチップ化し、パッケージ筐体に実装後、デバイス面へカバーをつけることでパッケージ組立が完了す

る。しかしながらパッケージ組立過程でのパーティクル付着による歩留まり低下は避け難く、またチップ自身が小型になってもパッケージ筐体の制約により小型化や薄型化に限界があった。そこでわれわれは半導体ICの究極の小型パッケージと言われるウエハレベルパッケージ¹⁾をプラットフォームに、ウエハ接合技術とMEMS加工技術により形成するシリコン貫通配線を組み合わせることによって、イメージセンサやMEMSデバイスに適した次世代のウエハレベルパッケージを開発した。われわれは本パッケージ技術を、MEMS加工技術を使用した、あるいはMEMSデバイスのためのパッケージングという意味から、ウエハレベルMEMSパッケージングと呼ぶ。このパッケージの完成により、デバイス表面の汚染を回避するとともに、さらなるパッケージの小型化が可能になる。本報告では、イメージセンサをターゲットとしたパッケージの設計コンセプト、および主要加工技術であるガラス接合、プロセス低温化、貫通配線形成について紹介する。さらに試作したパッケージサンプルの評価結果について報告する。

1 シリコン技術開発部
2 シリコン技術開発部グループ長
3 シリコン技術開発部長

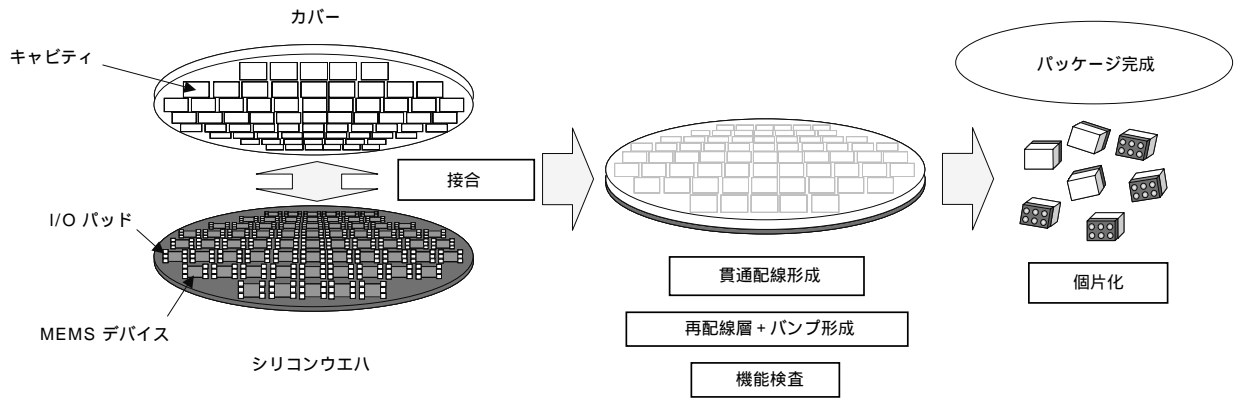


図1 ウエハレベルMEMSパッケージング
Fig. 1. Wafer level MEMS packaging.

2. ウエハレベルMEMSパッケージングの設計コンセプト

ウエハレベルMEMSパッケージングの概要を図1に示す。全工程を通じてウエハレベルで加工を行い、最後に個片化することでパッケージが完了する。また最初にカバーをウエハ全面で接合することで、デバイス表面の感応部や駆動部をパーティクル等から完全に保護する。駆動部等がデバイス表面に存在する場合は、その周辺に空間を確保するため、キャビティを接合時に形成する。次いでデバイスウエハ裏面からI/Oパッドに向かって貫通配線を形成し、ウエハ裏面での再配線およびバンプ形成、検査、ダイシングの順に加工を行う。

また、本パッケージ技術は、図2に示すようにMEMSデバイス、イメージセンサ、Multi Chip Module (MCM) 等への適用が考えられる。圧力センサ、加速度センサやマイクロリレーなどのMEMSデバイスの場合、デバイス表面に駆動部があるため、パッケージにはキャビティ構造が必要になる。また、結露を嫌うため、キャビティ内部を不活性ガスで気密封止する。一方、イメージセンサは撮像部のあるチップ表面を上面としてプリント配線板へ実装する必要があり、フリップチップのような構造をとることができない。そのためデバイス表面にガラスを接合し、裏面への貫通配線により電極を取り出せば、一般的な表面実装部品と同様な扱いが可能になる。さらに貫通配線はワイヤボンドに比較して高周波伝送特性に優れているため、携帯電話のフロントエンドやBluetoothのような高周波モジュールを本技術によってMCM化できれば、伝送性能の向上にも繋がる。以上のように本技術の特長は、単純にパッケージを小型化するだけでなく、デバイス本来の機能や性能を損なわず、さらに向上できる点にある。

ただし、実際に加工を行うにあたってはいくつかの課題がある。特にデバイス形成済みのウエハに後加工を行うことから、その加工環境によりデバイスにダメージを与えないことが大前提となる。例えばイメージセンサパッケージの場合、撮像部には樹脂製のマイクロレンズが形成されて

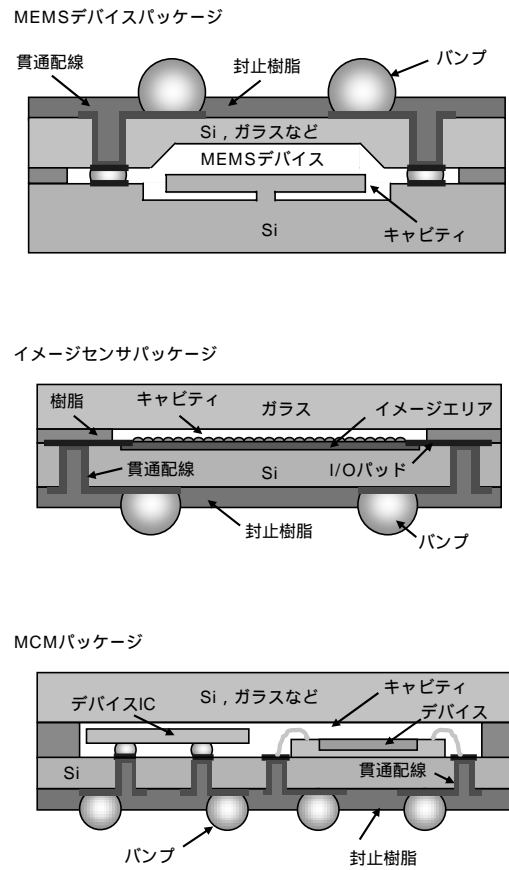


図2 ウエハレベルMEMSパッケージの応用
Fig. 2. Wafer level MEMS packages for various devices.

おり、その耐熱性からプロセス条件に制限がある。さらにカバーにはガラスを用いるが、それをウエハに接合する際、プロセス温度だけでなく、熱膨張係数の違いにより生じるウエハの反りにも注意しなければならない。また、ウエハ洗浄や貫通配線形成時に用いる各種MEMS加工においても、耐薬品性等を考慮したプロセス設計が重要である。

ガラスとシリコンの接合技術としては、従来から陽極接合²⁾やAu-Sn合金などによる共晶金属接合などの技術が実

用化されている．しかし一般的な接合温度は陽極接合の場合 400 程度，共晶金属接合の場合は 300 以上であり，イメージセンサのようなデバイスには不適當である．また，われわれが従来から検討してきた貫通配線形成技術においても，加工温度がデバイスに不適當なプロセスが存在する³⁾．そこで，われわれは加工温度の目標値を，一般的な半導体デバイスのフォトリソ工程で必要なベーキング温度であり低温化の限界である 150 に設定し開発を進めた．

以上により，われわれはウエハレベル MEMS パッケージングの開発コンセプトを以下のように設定した．

- ・プロセス温度の低温化（目標値：150 以下，はんだリフロー工程を除く全工程が対象）
 - ・キャビティを有したガラスウエハ接合技術の開発
- 以下，これらの開発検討内容について報告する．

3. プロセスフロー

ウエハレベル MEMS パッケージングのプロセスフローを図3に示す．

3.1 ガラスウエハ接合

感光性接着樹脂をガラス面に塗布し，キャビティ形状のパターニングを行い，デバイスウエハとアライメントしながら加圧して接合する．接着樹脂の厚さがキャビティ空間の高さとなる．このプロセスでは，接着樹脂が感光性であること，キュア温度が 150 以下であること，樹脂厚がキャビティ形成に必要な高さであることが検討課題であり，われわれはこれらを満足する接着樹脂の選定および 8 インチウエハサイズでの接合を検討した．

3.2 薄板化

貫通配線を形成するために，シリコンウエハの厚さを 200 μm まで研削する．研削はバックグラインド後に，Chemical Mechanical Polish (CMP) 加工を行うことで完

成する．接合したガラスがサポート基板となり研削時および研削後のシリコンウエハの破損を防止する役割をになう．

3.3 貫通孔形成

シリコンの深掘りエッチング (Deep-Reactive Ion Etching : DRIE) 装置にて貫通孔をデバイス面の I/O パッドに向けて裏面側から形成する．I/O パッドあるいはフィールド SiO_2 層等がエッチストップ層となる．われわれは開口径 80 μm ，深さ 200 μm (シリコン厚) の貫通孔を 8 インチウエハに約 19,000 本形成した．

3.4 孔内絶縁層形成

酸化膜層として SiO_2 を Plasma-Enhanced Chemical Vapor Deposition (PE-CVD) 装置で成膜し，貫通孔内およびシリコンウエハ全面に絶縁層を形成する．次いで Reactive Ion Etching (RIE) 装置を使用して孔底部のフィールド SiO_2 層および前工程で成膜した SiO_2 層を選択的に除去する．一般的に PE-CVD 装置，RIE 装置ともプロセス温度が 200 以上であり，本プロセスにおいて低温化の検討を行った．

3.5 貫通電極・配線形成

ウエハ全面にスパッタによりシード層を形成し，電解めっきにより貫通電極および裏面側の配線 (Cu) を一括形成する．貫通電極は貫通孔をめっきで完全充填せずにコンフォーマルな状態で形成する．われわれが形成した Cu 配線厚は約 10 μm である．Cu めっきによる貫通電極の完全充填はプロセス時間がかかることと，ボイドやシームが発生しやすく，仮にそれらが発生した場合も非破壊での発見が困難であることから，コンフォーマルな形状を採用した．

3.6 バンプ形成

感光性樹脂を用い，ウエハ裏面のオーバーコート層をパターン形成する．この際，はんだバンプが実装される Cu 配線のパッド部を開口するだけでなく，同時に貫通電極の内部空間も樹脂充填する．最後に，印刷法にて鉛フリーはんだを印刷し，次いでリフローすることでバンプが形成される．

4. キャビティを有したガラスウエハ接合

選定した接着樹脂はフォトリソグラフィにより $L/S=30/30 \mu\text{m}$ レベルのパターニングが可能で，ウエハ接合後の樹脂厚さを 20 ~ 30 μm 確保できる．また，キュア温度は 150 \times 1 時間，さらに後工程で使用する薬液等に対しても十分な耐性があることを確認した．図4は，8 インチサイズのパイレックスガラスとシリコンウエハを接合した写真である．キャビティサイズは 5.0 \times 7.0 mm とした．

また，ガラスとシリコンウエハとの接着性やキャビティの気密性は，デバイスエリアを保護するうえで重要な特性である．そこでわれわれは接合後ダイシングしたチップにて引張り接着強度試験および He リーク試験 (MIL-STD-883C) を実施した．その結果，接着強度は 10 ~ 15 MPa，

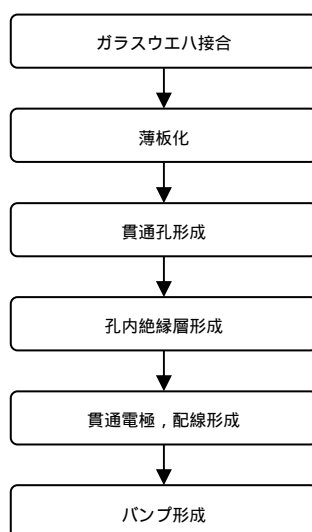


図3 プロセスフロー
Fig. 3. Process flow.

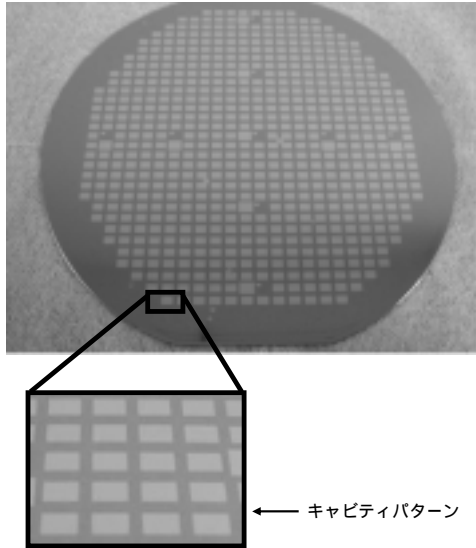


図4 ガラスウエハ接合
Fig. 4. Glass wafer bonding.

Heリークレートは 5×10^{-9} (Pa \cdot m³/sec) 以下を示し、ともに良好な結果を得た。さらに温度サイクル試験 (-40 ~ 125 , 1hour/1cycle) を500サイクル行い、異常がないことを確認した。その結果を表1にまとめる。

5. プロセスの低温化

続いてプロセスの低温化について報告する。図5に低温化改善前後の各プロセス温度を示す。各プロセスのうち、ガラス接合とオーバーコート形成のプロセス温度は樹脂のキュア温度に起因する。そのため、樹脂材料や溶剤を変更することでキュア温度を150 まで下げることを実現した。

また、PE-CVDによるSiO₂成膜、およびRIEによるSiO₂除去工程はともに真空プロセスである。これらのプロセスでは高周波プラズマ雰囲気で行うため、ウエハにプラズマエネルギーが蓄積され温度が上昇する。したがって高周波パワーやガス流量などの印加条件を調整し、プロセス温度を150 まで低減した。

なお、最終的にプリント基板へ実装することも含め、本パッケージははんだリフロー工程に晒される。特に鉛フリーはんだの場合は最高温度が約260 に達することもあるが、作業時間が数十秒程度と短いため、一般的にはデバイスが許容する範囲でリフロー条件を定めている。

以上のような検討結果から、リフロー工程を除くすべてのプロセスにおいて、加工温度を150 以下に抑えることが可能となった。これらの条件を用い、8インチサイズでのウエハレベルMEMSパッケージサンプルを実際に試作した。そのサンプルの断面写真を図6に示す。各部位のサイズは、ガラス厚さ500 μm、シリコン厚さ200 μm、キャビティ高さ20 μm、貫通配線孔径80 μm、Cu再配線厚さ10 μm、鉛フリーはんだバンプ径350 μmおよび高さ170 μm、ピッチ650 μmである。

表1 接着樹脂の評価結果

Table 1. Evaluations of adhesion resin.

評価項目	試験内容	結果
接着性	引張接着強度試験	10 ~ 15(MPa)
気密性	He リーク試験 (MIL-STD-883C)	5×10^{-9} 以下 (Pa \cdot m ³ /sec)
信頼性	温度サイクル試験 (-40 ~ 125 , 500 サイクル)	外観異常なし

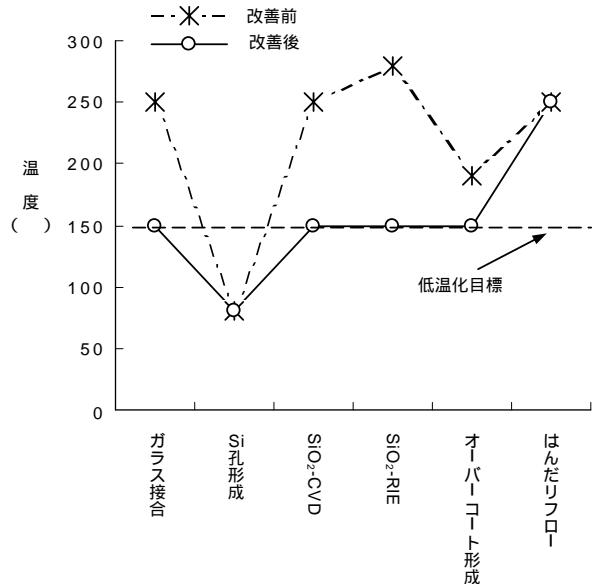


図5 各プロセス温度の低温化
Fig. 5. Reduction of each process temperature.

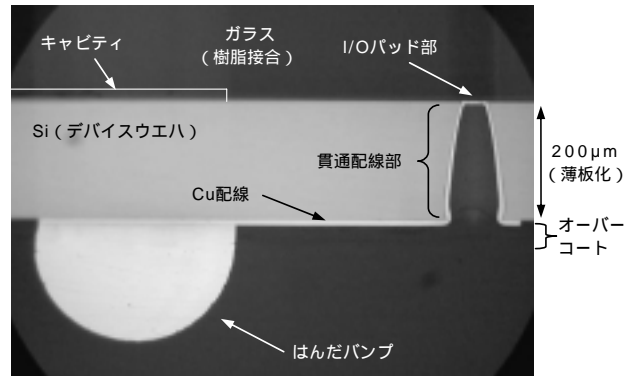


図6 貫通配線周辺の断面図
Fig. 6. Cross-sectional view of through-hole electrode and bump in a wafer level MEMS package.

6. 信頼性評価

試作したパッケージサンプルについて、JEITAの規格「EIAJ ED-4701/100試験方法105」に基づき、温度サイクル試験を行った。図7に示すように、-40 ~ 125 (1hour/1cycle) の試験条件において、500サイクルまでの抵抗値変化率を測定した。試験スタート直後、抵抗値が多少増加したが、200サイクル後はほぼ安定しており、500

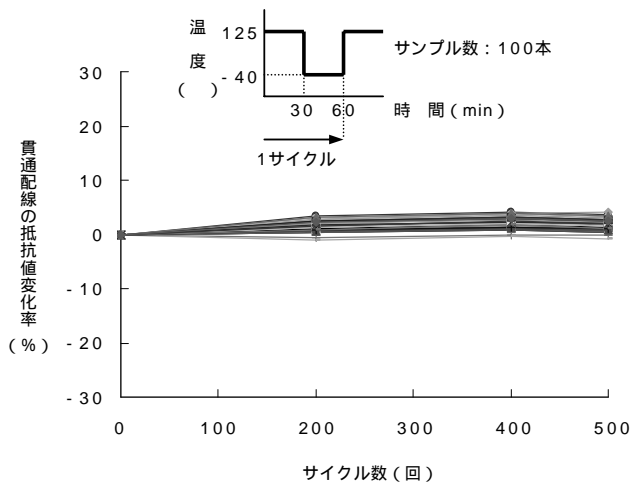


図7 温度サイクル試験
Fig. 7. Temperature cycle test.

サイクル後でも変化率は $\pm 5\%$ 以内に収まっている。外観、抵抗値とも異常はなく、作製したパッケージが優れた信頼性を有していることを確認した。

7. むすび

イメージセンサやMEMSデバイスに適用可能なウエハレベルMEMSパッケージング技術を開発した。その特長は、半導体ICに実用化されているウエハレベルパッケージング技術をプラットフォームに、キャビティ構造を有したガラス接合、貫通配線形成、さらに各プロセス温度を150以下に低減したことである。また信頼性評価として実施した温度サイクル試験についても良好な結果が得られた。以上のことは、われわれのウエハレベルパッケージング技術が各種MEMSデバイスのパッケージ技術として適用できることを示している。

今後は本パッケージを実デバイスに適用し、量産化を視野に入れた生産技術の確立および長期信頼性の確認を進める予定である。

参考文献

- 1) 升本ほか：フジクラ技報99号，pp.77-80，2000
- 2) 編者：マイクロマシン/MEMSの組立・実装技術，電子ジャーナル，8月号，pp.128-129，2004
- 3) H. Nakamura, et al. : Proc. of ICEP2003, pp.314-319, 2003